

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-268526

(43)Date of publication of application : 09.10.1998

(51)Int.Cl.

G03F 7/26
H01L 21/027
H01L 21/3065

(21)Application number : 09-087271

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 24.03.1997

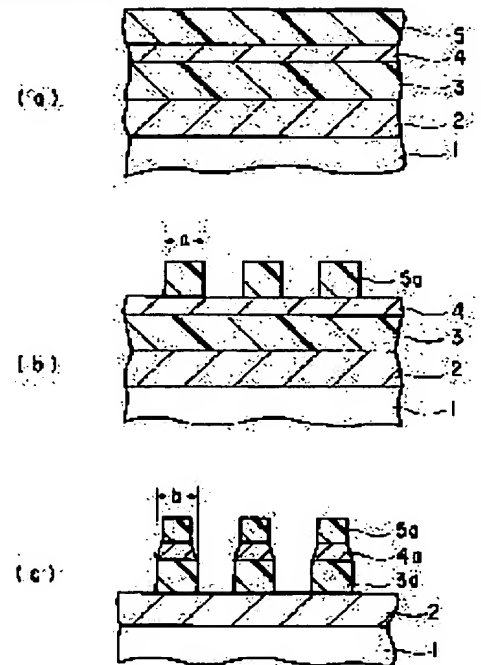
(72)Inventor : SATO YASUHIKO

(54) PRODUCTION OF SEMICONDUCTOR DEVICE AND PATTERN FORMING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To process a film to be processed with good dimensional controllability by integrally etching an intermediate layer and lower layer resistor by using resist patterns as a mask, thereby decreasing the number of the necessary etching stages before processing of the film to be processed and decreasing the dimensional changes and differences which arise at the time of the etching.

SOLUTION: A silicon org. film 3 contg. a compd. having an Si-Si bond on the main chain, a silicon film 4 and a photosensitive resin film 5 are formed on the film 2 to be processed (for example, a conductive film 2 formed on a silicon substrate 1). This photosensitive resin film 5 is irradiated with an energy beam of visible light, UV light, etc., which are exposure light, through a mask of the desired patterns to form the resist patterns 5a by patterning the photosensitive resin film 5. The silicon film 4 and the silicon org. film 3 are simultaneously etched by using such resist patterns 5a as an etching mask. Then, the silicon film 4 and silicon org. film 3 of the required film thicknesses may be etched with the resist patterns 5a of the small film thickness.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

 CLAIMS

[Claim(s)]

[Claim 1] (a) The process which forms the silicon organic film which contains in a principal chain the compound which has Si-Si association on the processed film, (b) The process which forms the silicon film on said silicon organic film, and the process which forms the photopolymer film on the (c) aforementioned silicon film, (d) The process which performs pattern exposure to said photopolymer film, and forms a resist pattern, (e) The process which etches said silicon film and said silicon organic film collectively, using said resist pattern as an etching mask, (g) The manufacture approach of a semiconductor device of providing the process which etches said processed film, and the process which removes the (h) aforementioned silicon organic film, using the pattern of said silicon film formed of said etching, and said silicon organic film as an etching mask.

[Claim 2] Said processed film is the manufacture approach of the semiconductor device according to claim 1 characterized by being a kind chosen from the group which consists of a silicon substrate, the conductive film, an insulator layer that consists of an organic system ingredient, and an insulator layer containing a silicon atom.

[Claim 3] (a) The process which forms the silicon organic film containing the compound which has siloxane association on the insulator layer containing a silicon atom, (b) The process which forms the silicon film on said silicon organic film, and the process which forms the photopolymer film on the (c) aforementioned silicon film, (d) The process which performs pattern exposure to said photopolymer film, and forms a resist pattern, (e) The process which etches said silicon film, using said resist pattern as an etching mask, (g) The process which etches said silicon organic film and the insulator layer containing said silicon atom collectively, using the pattern of said silicon film formed of said etching as an etching mask, (h) The manufacture approach of a semiconductor device of providing the process which removes said silicon organic film.

[Claim 4] Said silicon organic film is the manufacture approach of the semiconductor device according to claim 3 formed by baking after applying the solution which dissolved in the organic solvent and obtained the compound which has siloxane association.

[Claim 5] Said silicon organic film is the manufacture approach of the semiconductor device according to claim 3 formed by applying and baking the solution which dissolved in the organic solvent and obtained the compound which has Si-Si association in a principal chain, and heating under the ambient atmosphere in which oxygen exists, or irradiating a energy beam.

[Claim 6] (a) The process which forms the 1st silicon organic film containing the compound which has siloxane association on the insulator layer containing a silicon atom, (b) The process which forms the 2nd silicon organic film which contains in a principal chain the compound which has Si-Si association on said 1st silicon organic film, (c) The process which forms the photopolymer film on said 2nd silicon organic film, (d) The process which performs pattern exposure to said photopolymer film, and forms a resist pattern, (e) The process which etches said 2nd silicon organic film, using said resist pattern as an etching mask, (g) The process which etches the insulator layer containing said the 1st silicon organic film and said silicon atom collectively, using said pattern of the 2nd silicon organic film formed of said etching as an etching mask, (h) The manufacture approach of a semiconductor device of providing the process which removes said 1st silicon organic film.

[Claim 7] Said 1st silicon organic film is the manufacture approach of the semiconductor device according to claim 6 formed by baking after applying the solution which dissolved in the organic solvent and obtained the compound which has siloxane association.

[Claim 8] Said 1st silicon organic film is the manufacture approach of the semiconductor device according to claim 6 formed by applying and baking the solution which dissolved in the organic solvent and obtained the compound which has Si-Si association in a principal chain, and heating under the ambient atmosphere in which oxygen exists, or irradiating ultraviolet radiation.

[Claim 9] The compound which has Si-Si association in said principal chain is the manufacture approach of a semiconductor device given in one term of claims 1, 5, 6, and 8 which are polysilane or polysilene.

[Claim 10] Said process (e) or (g) is the manufacture approach of a semiconductor device given in one term of claims 1, 3, and 6 performed by reactant plasma etching, magnetron reactivity plasma etching, electron beam plasma etching, TCP etching, ICP etching, or ECR plasma etching.

[Claim 11] The insulator layer containing said silicon atom is the manufacture approach of a semiconductor device given in one term of claims 2, 3, and 6 which are the silicon oxide film, a silicon nitride film, an oxidation silicon nitride film, or the spin-on glass film.

[Claim 12] (a) The process which forms the silicon organic film which contains in a principal chain the compound which has Si-Si association on the processed film, (b) Pattern exposure is performed to the process which forms the photopolymer film on said silicon organic film, and the (c) aforementioned photopolymer film. The pattern formation approach that the process which forms a resist pattern is provided and said silicon organic film is characterized by forming membranes by applying the solution which contains at least the compound which has Si-Si association in said principal chain, and the solvent which does not contain an unsaturated bond.

[Claim 13] The pattern formation approach according to claim 12 characterized by the compound which has Si-Si association in said principal chain being a compound which hydrogen combined with the silicon of said principal chain.

[Translation done.]

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the manufacture approach of a semiconductor device, and relates to the processing approach of the thin film especially formed in the wafer substrate front face.

[0002]

[Description of the Prior Art] In the production process of a semiconductor device, many processes which process processed film, such as an insulator layer like the silicon oxide film or a silicon nitride film, a wiring material, and an electrode material, exist. Usually, after forming the photopolymer film on the processed film and performing pattern exposure, processing of the film processed [these] forms a resist pattern through a development process, and is further made by carrying out dry etching of the processed film, using this resist pattern as an etching mask.

[0003] In recent years, lack of definition required to form a pattern, light exposure tolerance, or focal tolerance will need to arise, and it will be necessary to make thickness of a photopolymer as thin as possible and to raise these process margins by detailed-ization of the pattern accompanying the increment in the degree of integration of LSI. However, thin film-ization of the photopolymer film causes the fall of the dry etching resistance of a resist, it is in the middle of etching, and the problem of it becoming impossible to have shaved the resist pattern produces it.

[0004] In order to solve this problem, the resist pattern which formed resin film, such as novolak resin, as a lower layer resist on the processed film, and was formed on the lower layer resist is imprinted to a lower layer resist, and the pattern transfer approach of the three-layer resist method and the two-layer resist method for processing the processed film, using a lower layer resist as an etching mask is used from the former.

[0005] Hereafter, the three-layer resist method is explained with reference to drawing 5 and 6. First, on the processed film 22 formed on the substrate 21, sequential formation of the lower layer resist 23, the middle class 24, and the upper resist 25 is carried out (drawing 5 (a)), pattern exposure is performed to the upper resist 25, and resist pattern 25a is formed (drawing 5 (b)). Subsequently, the middle class 24 is etched by the dry etching method (drawing 5 (c)), and the lower layer resist 23 is etched, using obtained middle class pattern 24a as an etching mask, using upper resist pattern 25a as an etching mask (drawing 6 (a)).

[0006] The pattern imprint of the upper resist pattern 25a is carried out by the above approach at the lower layer resist 23, and the processed film 22 is etched, using lower layer resist pattern 23a as an etching mask (drawing 6 (b)). And lower layer resist pattern 23a is alternatively exfoliated from the processed film (drawing 6 (c)).

[0007] However, by the time it carries out the pattern imprint of the upper resist pattern 25a at the lower layer resist 23, 2 times of etching processes are required of this three-layer resist method. Therefore, while process KOTOSU started, it was difficult for it to become impossible to disregard the dimension conversion difference produced for every etching process, and to process the processed film into a desired dimension.

[0008] Moreover, by the two-layer resist method, on the processed film, sequential formation of a lower layer resist and the silicon content resist is carried out, pattern exposure is performed to a silicon content resist, a resist pattern is formed, the mask of this resist pattern is carried out, it is used, and a lower layer resist is etched. By this approach, although the routing counter could be reduced compared with the three-layer resist method, since the silicon content resist was used, there was a problem that resolution fell, compared with the case where the usual resist is used.

[0009]

[Problem(s) to be Solved by the Invention] This invention reduces the dimensional change difference which is made in view of the above situation, and reduces an etching routing counter in the three-layer resist method, and is produced by etching, and aims at offering the manufacture approach of the semiconductor device which makes it possible to process the processed film with a sufficient dimension controllability.

[0010] In the three-layer resist method, other purposes of this invention reduce the dimensional change difference which reduces an etching routing counter and is produced by etching, and are to offer the pattern formation approach which makes it possible to process the processed film with a sufficient dimension controllability.

[0011]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, this invention (claim 1) (a) The process which forms the silicon organic film which contains in a principal chain the compound which

has Si-Si association on the processed film, (b) The process which forms the silicon film on said silicon organic film, and the process which forms the photopolymer film on the (c) aforementioned silicon film, (d) The process which performs pattern exposure to said photopolymer film, and forms a resist pattern, (e) The process which etches said silicon film and said silicon organic film collectively, using said resist pattern as an etching mask, (g) The manufacture approach of a semiconductor device of providing the process which etches said processed film, and the process which removes the (h) aforementioned silicon organic film is offered using the pattern of said silicon film formed of said etching, and said silicon organic film as an etching mask.

[0012] This invention (claim 2) is characterized by said processed film being a kind chosen from the group which consists of a silicon substrate, the conductive film, an insulator layer that consists of an organic system ingredient, and an insulator layer containing a silicon atom in the manufacture approach (claim 1) of an above-mentioned semiconductor device.

[0013] The process which forms the silicon organic film containing the compound which has siloxane association on the insulator layer in which this invention (claim 3) contains (a) silicon atom, (b) The process which forms the silicon film on said silicon organic film, and the process which forms the photopolymer film on the (c) aforementioned silicon film, (d) The process which performs pattern exposure to said photopolymer film, and forms a resist pattern, (e) The process which etches said silicon film, using said resist pattern as an etching mask, (g) The process which etches said silicon organic film and the insulator layer containing said silicon atom collectively, using the pattern of said silicon film formed of said etching as an etching mask, (h) The manufacture approach of a semiconductor device of providing the process which removes said silicon organic film is offered.

[0014] This invention (claim 4) is characterized by forming it by baking, after said silicon organic film applies the solution which dissolved in the organic solvent and obtained the compound which has siloxane association in the manufacture approach (claim 3) of an above-mentioned semiconductor device.

[0015] In the manufacture approach (claim 3) of an above-mentioned semiconductor device, said silicon organic film applies the solution which dissolved in the organic solvent and obtained the compound which has Si-Si association in a principal chain, and this invention (claim 5) is characterized by being formed by baking, and heating under the ambient atmosphere in which oxygen exists, or irradiating a energy beam.

[0016] Thickness of said silicon organic film is characterized by this invention being 10-5000nm in the manufacture approach (claims 1-5) of an above-mentioned semiconductor device.

[0017] This invention is characterized by said silicon film being an amorphous silicon or polish recon in the manufacture approach (claims 1-5) of an above-mentioned semiconductor device.

[0018] Thickness of said silicon film is characterized by this invention being 10-5000nm in the manufacture approach (claims 1-5) of an above-mentioned semiconductor device.

[0019] This invention is characterized by performing removal of said silicon organic film using a solvent in the manufacture approach (claims 1-5) of an above-mentioned semiconductor device.

[0020] The process which forms the 1st silicon organic film containing the compound which has siloxane association on the insulator layer in which this invention (claim 6) contains (a) silicon atom, (b) The process which forms the 2nd silicon organic film which contains in a principal chain the compound which has Si-Si association on said silicon organic film, (c) The process which forms the photopolymer film on said 2nd silicon organic film, (d) The process which performs pattern exposure to said photopolymer film, and forms a resist pattern, (e) The process which etches said 2nd silicon organic film, using said resist pattern as an etching mask, (g) The process which etches the insulator layer containing said the 1st silicon organic film and said silicon atom collectively, using said pattern of the 2nd silicon organic film formed of said etching as an etching mask, (h) The manufacture approach of a semiconductor device of providing the process which removes said 1st silicon organic film is offered.

[0021] This invention (claim 7) is characterized by forming it by baking, after said 1st silicon organic film applies the solution which dissolved in the organic solvent and obtained the compound which has siloxane association in the manufacture approach (claim 6) of an above-mentioned semiconductor device.

[0022] In the manufacture approach (claim 6) of an above-mentioned semiconductor device, said 1st silicon organic film applies the solution which dissolved in the organic solvent and obtained the compound which has Si-Si association in a principal chain, and this invention (claim 8) is characterize by being form by baking, and heating under the ambient atmosphere in which oxygen exists, or irradiating ultraviolet radiation.

[0023] This invention is characterized by performing removal of said silicon organic film using a solvent in the manufacture approach (claims 1-8) of an above-mentioned semiconductor device.

[0024] It is characterized by the compound with which this invention (claim 9) has Si-Si association in said principal chain in the manufacture approach (claims 1, 5, 6, and 8) of an above-mentioned semiconductor device

being polysilane or polysilene.

[0025] Said process (e) or (g) is characterized by performing this invention (claim 10) in the manufacture approach (claims 1, 3, and 6) of an above-mentioned semiconductor device by reactant plasma etching, magnetron reactivity plasma etching, electron beam plasma etching, TCP etching, ICP etching, or ECR plasma etching.

[0026] It is characterized by the insulator layer in which this invention (claim 11) contains said silicon atom in the manufacture approach (claims 2, 3, and 6) of an above-mentioned semiconductor device being the silicon oxide film, a silicon nitride film, an oxidation silicon nitride film, or spin-on glass film.

[0027] This invention is characterized by pattern exposure of said process (d) including the exposure process by the electron beam at least in the manufacture approach (claims 1, 3, and 6) of an above-mentioned semiconductor device.

[0028] The process at which this invention (claim 12) forms the silicon organic film which contains in a principal chain the compound which has Si-Si association on the film processed [(a)], (b) Pattern exposure is performed to the process which forms the photopolymer film on said silicon organic film, and the (c) aforementioned photopolymer film. The process which forms a resist pattern is provided and the pattern formation approach characterized by forming membranes when said silicon organic film applies the compound which has Si-Si association in said principal chain, and the solution which contains at least the solvent with which an unsaturated bond is not contained is offered.

[0029] This invention (claim 13) is characterized by the compound which has Si-Si association in said principal chain being a compound which hydrogen combined with the silicon of said principal chain in the above-mentioned pattern formation approach (claim 12).

[0030] Hereafter, the manufacture approach of the semiconductor device of this invention is explained more to a detail.

[0031] First, the manufacture approach of the semiconductor device concerning the 1st mode of this invention is explained with reference to drawing 1 and 2.

[0032] As shown in drawing 1 (a), sequential formation of the silicon organic film 3 which contains in a principal chain the compound which has Si-Si association on the processed film 2 (for example, conductive film 2 formed on the silicon substrate 1), the silicon film 4, and the photopolymer film 5 is carried out. Hereafter, each ingredient and the membrane formation approach are explained.

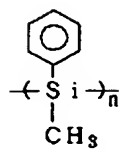
[0033] The insulator layer which consists of organic system ingredients, such as conductive film which consists of a wiring material formed on the silicon substrate and the silicon substrate, an electrode material, etc. as processed film, polyimide, and SOG, or blank mask material can be used.

[0034] First, the silicon organic film 3 which contains in a principal chain the compound which has Si-Si association as a lower layer resist is formed in the following procedures on the processed film 2. That is, the compound which has Si-Si association in a principal chain is dissolved in an organic solvent, and a solution ingredient is created. As a compound which has Si-Si association in a principal chain, the following chemical formula 1-1 to 1-19 and the polysilane which shows 2-1 to 2-1-13, polysilene, etc. can be mentioned, for example. In addition, n in these chemical formulas and m express a positive integer. although especially the molecular weight of these compounds is not limited -- desirable -- 200-100,100 -- 500-30,000 are more preferably good.

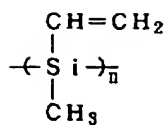
[0035]

[Formula 1]

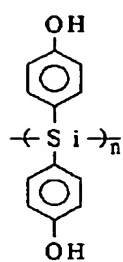
1-1



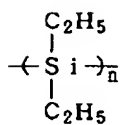
1-2



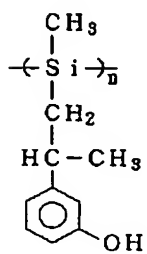
1-3



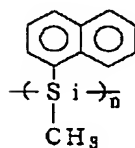
1-4



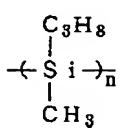
1-5



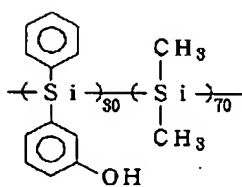
1-6



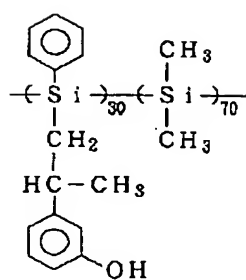
1-7



1-8



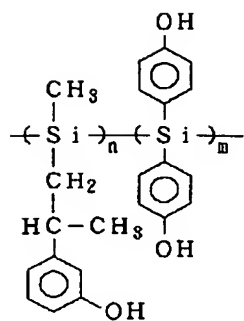
1-9



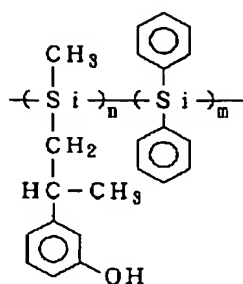
[0036]

[Formula 2]

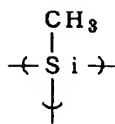
1-10



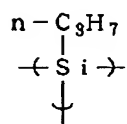
1-11



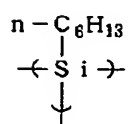
1-12



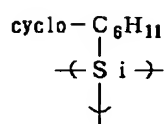
1-13



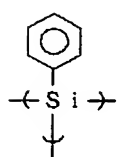
1-14



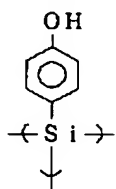
1-15



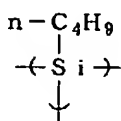
1-16



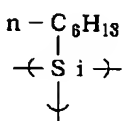
1-17



1-18



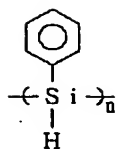
1-19



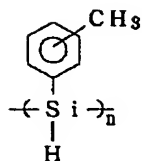
[0037]

[Formula 3]

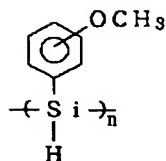
2-1



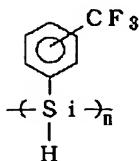
2-2



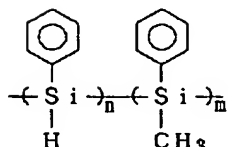
2-3



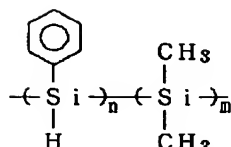
2-4



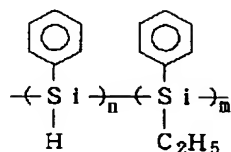
2-5



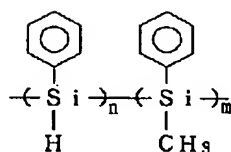
2-6



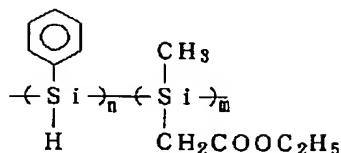
2-7



2-8



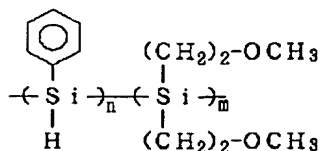
2-9



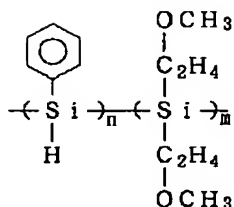
[0038]

[Formula 4]

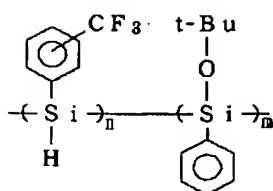
2-10



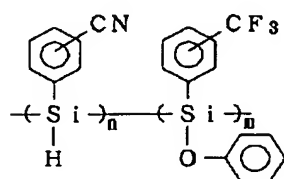
2-11



2-12



2-13



[0039] A compound may mix some kinds of compounds, without restricting to one kind. Moreover, an adhesion improver may be added, in order to plan storage stability and to raise the adhesion of a thermal polymerization inhibitor, a substrate, etc. if needed. Although it will not be especially limited as an organic solvent if a compound is dissolved, non-polar solvents, such as polar solvents, such as ethers solvents, such as ester solvents, such as cellosolve system solvents, such as ketones, such as an acetone, a methyl ethyl ketone, methyl isobutyl ketone, and a cyclohexanone, methyl cellosolve, methyl-cellosolve acetate, and ethylcellosolve acetate, butyl acetate, and isoamyl acetate, and an anisole, toluene, a xylene, naphtha, and a cumene, are mentioned, for example.

[0040] The solvent which does not include an unsaturated bond more preferably has an anisole, toluene, a xylene, naphtha, a desirable cumene, etc. The reason reacts with the compound with which an unsaturated bond has said Si-Si association in a principal chain, the oxygen in a solvent combines with silicon, and oxidation reaction advances. As said compound, since the reaction of the unsaturated bond included in said hydrogen radical and solvent is high when the compound which hydrogen combined with the silicon of a principal chain shown in the above-mentioned chemical formula 2-1 to 2-9 is used, oxidation tends [especially] to take place. Therefore, advance of oxidation in a solution can be suppressed by using what does not include an unsaturated bond as a solvent.

[0041] After creating a solution ingredient by the above approach and applying by the spin coating method on the processed film 2, a solvent is evaporated by baking and the silicon organic film 3 is formed. The thickness of the silicon organic film 3 has desirable about 10-5000nm.

[0042] Subsequently, the silicon film 4 is formed on the silicon organic film 3 as an interlayer. The thickness of the silicon film 4 has desirable about 10-5000nm. As silicon film 4, n mold polish recon and p mold polish recon which doped P, B, and As are also contained in these silicon film other than an amorphous silicon and polish recon.

[0043] Next, the photopolymer film 5 is formed on the silicon film as an upper resist. As a class of photopolymer film 5, if it is the constituent in which patterning is possible, especially limitation will not be carried out by energy beams, such as the light, ultraviolet radiation, an X-ray, and an electron beam. Its 10-5000nm of the thinner possible ones is preferably good in order to raise the definition, the focal tolerance, or light exposure tolerance at the time of exposure, although the thickness of the photopolymer film 5 has more preferably good 50-1000nm.

[0044] A positive type or a negative mold can be chosen and used for these photopolymer film according to the purpose. Specifically as a resist of a positive type, the resist (IX-770, Japan Synthetic Rubber Co., Ltd. make) which consists of naphthoquinonediazide and novolak resin, the chemistry magnification mold resist (APEX-E, cypripedium rhe company make) which consists of polyvinyl phenol resin which protected by t-BOC, and an onium salt are mentioned, for example. Moreover, as a resist of a negative mold, although the chemistry magnification mold resist (XP-89131, cypripedium rhe company make) which consists of a polyvinyl phenol, melamine resin, and a photo-oxide generating agent, the resist (RD-2000D, Hitachi Chemical Co., Ltd. make) which consists of a poly virile phenol and a bis-azide compound are mentioned, it is not limited to these, for example.

[0045] By the standing wave generated in the resist film 5, in order to prevent the dimension controllability of resist pattern 5a deteriorating, into a photopolymer, colors which absorb ultraviolet radiation, such as a coumarin and a curcumine, may be added, and the transparency of the resist film 5 may be reduced. Moreover, the upper antireflection film may be formed on the resist film 5, and the standing wave generated in the resist film may be stopped by reducing the light reflex in the interface of the resist film and air. As such an upper antireflection film, for example, Aquatar by Hoechst A.G. etc. can be mentioned.

[0046] As shown in drawing 1 (b), energy beams which are exposure light, such as the light and ultraviolet radiation, are irradiated to the photopolymer film 5 through a mask with the pattern of the request which carries out patterning of the photopolymer film 5, and forms resist pattern 5a. As the light source for irradiating exposure light, excimer lasers, such as a mercury-vapor lamp, XeF (wavelength = 351nm), XeCl (wavelength = 308nm), KrF (wavelength = 248nm), KrCl (wavelength = 222nm), and ArF (wavelength = 193nm), F2 (wavelength = 151nm), can be mentioned. In addition, an X-ray or an electron beam may be used for exposure light.

[0047] A development is performed using the organic solvent of inorganic alkali water solutions, such as organic alkali water solutions, such as tetramethylammonium hydroxide and a choline, a sodium hydroxide, and a potassium hydroxide, a xylene, and an acetone, and, as for the photopolymer film 5 after exposure, resist pattern 5a is formed.

[0048] As shown in drawing 1 (c), the silicon film 4 and the silicon organic film 3 are etched collectively, using resist pattern 5a as an etching mask.

[0049] As an etching system, etching systems, such as a reactant plasma-etching method, a magnetron reactivity plasma-etching method, an electron beam plasma-etching method, a TCP etching method, an ICP etching method, or an ECR plasma-etching method, can be used, for example.

[0050] As source gas, SF₆, NF₃, F₂, CF₄, CF₃ Cl, CF₂ Cl₂, CF₃ Br, CCl₄, and C₂ F₅ Cl₂, C two F₆, CHF₃, SiF₄ and Br₂, I₂, SF₄, and HBr, HI and Cl₂ etc. -- at least one sort or these gas systems in halogen system gas -- Ar, N₂, and H₂ The added gas system can be mentioned. By using these source gas as etchant, etching of the silicon film 4 and the silicon organic film 3 can be put in block, and can be performed.

[0051] Moreover, by using these etchant, the high etch selectivity of the silicon film 4 to a resist and the silicon organic film 3 can be taken, a dimension controllability is good and etching of the silicon film 4 and the silicon organic film 3 can be performed. A lifting and volatile products produce a chemical reaction and the atom with which these etchant is contained in the resist film, and the silicon contained in the silicon film 4 and the silicon organic film 3 to what the reaction which generates volatile products cannot occur in easily depend this on volatilizing. Especially, it is Cl_2 . Or it is desirable to use the source gas containing HBr , and the silicon film 4 and the silicon organic film 3 can be etched by the high selection ratio by using these source gas. Consequently, in case the processed film 2 is etched, the silicon film 4 and the silicon organic film 3 with required thickness can be etched by resist pattern 5a of thin thickness.

[0052] As shown in drawing 2 (a), the processed film 2 is etched using silicon organic film pattern 3a formed by the above approach, and silicon film pattern 4a as an etching mask.

[0053] Silicon organic film pattern 3a is exfoliated with an organic solvent after etching termination of the processed film 2. Even when silicon film pattern 4a or resist pattern 5a remains on silicon organic film pattern 3a, it can exfoliate together by carrying out dissolution removal of the lower layer silicon organic film pattern 3a (drawing 2 (b)).

[0054] As an usable organic solvent, non-polar solvents, such as polar solvents, such as ethers solvents, such as ester solvents, such as cellosolve system solvents, such as ketones, such as an acetone, a methyl ethyl ketone, methyl isobutyl ketone, and a cyclohexanone, methyl cellosolve, methyl-cellosolve acetate, and ethylcellosolve acetate, ethyl acetate, butyl acetate, and isoamyl acetate, and an anisole, toluene, a xylene, naphtha, and a cumene, are mentioned to exfoliation of the silicon organic film.

[0055] When said silicon organic film shows acidity, dissolution removal can be carried out with an alkali solution called inorganic alkali water solutions, such as organic alkali water solutions, such as tetramethylammonium hydroxide and a choline, and a potassium hydroxide. Moreover, a high energy beam may be irradiated to the organic film of silicon, Si-Si association of a principal chain may be changed into siloxane association, and dissolution removal may be carried out with polar solvents, such as fluoric acid, buffer fluoric acid or an acetone, a methanol, ethanol, and isopropanol.

[0056] In the approach of this invention, since the organic silicon film used as a lower layer resist is the same organic polymer as resin film, such as novolak resin used as a lower layer resist of a three-layer resist from the former, it can be alternatively exfoliated to the processed film with these organic solvents.

[0057] Since it became possible to put in block the middle class and a lower layer resist as mentioned above, and to etch, the routing counter of etching required by processing of the processed film was able to be reduced. Consequently, the dimension conversion difference produced for every etching could be made small process cost was not only reduced, but, and it became possible to carry out etching processing of the processed film with a desired dimension.

[0058] Each process is the same as that of the 1st above-mentioned mode using the insulator layer in which the manufacture approach of the semiconductor device concerning the 2nd mode of this invention contains a silicon atom as processed film. In addition, as an insulator layer containing a silicon atom, the silicon oxide film, a silicon nitride film, an oxidation silicon nitride film, or the spin-on glass film can be used.

[0059] Here, the etching approach of the silicon oxide film is explained. As an etching system, etching systems, such as a reactant plasma-etching method, a magnetron reactivity plasma-etching method, an electron beam plasma-etching method, a TCP etching method, an ICP etching method, or an ECR plasma-etching method, can be used, for example.

[0060] If the etch selectivity of the silicon oxide film to the silicon film and the silicon organic film can be taken as source gas Although not limited especially, for example SF_6 , NF_3 , CF_4 , and C four F8, CHF3, C two F6, and C three F8 etc. -- at least one sort or these gas systems in the gas system containing fluorine -- Ar, N_2 , H_2 , CO, and O_2 The added gas system can be mentioned.

[0061] Although the polymerization film will accumulate on the front face of the silicon film and the silicon organic film if it etches using these source gas, on the surface of an insulator layer, it is hard to deposit, and becomes easy to etch an insulator layer compared with the silicon film and said silicon organic film.

[0062] Consequently, by using these source gas for etching of the silicon oxide film, a high selection ratio required for processing of the silicon oxide film can be obtained easily, a dimension controllability is good and the silicon oxide film can be etched. When deposition of the polymerization film becomes remarkable on the front face of the silicon film or the silicon organic film and an etching configuration deteriorates at this time, it is desirable by adding an argon in source gas or adding oxygen to remove the polymerization film.

[0063] As mentioned above, in the case of spin-on glass film [a silicon nitride film an oxidation silicon nitride

film, and] as well as the case of the silicon oxide film, although the case where the processed film was silicon oxide film was explained, large etch selectivity with the silicon film and the silicon organic film can be taken.

[0064] Next, the silicon organic film can be exfoliated like the approach concerning the 1st mode. Even when the silicon film and a resist pattern remain on the silicon organic film at this time, it can exfoliate together by carrying out dissolution removal of the silicon organic film.

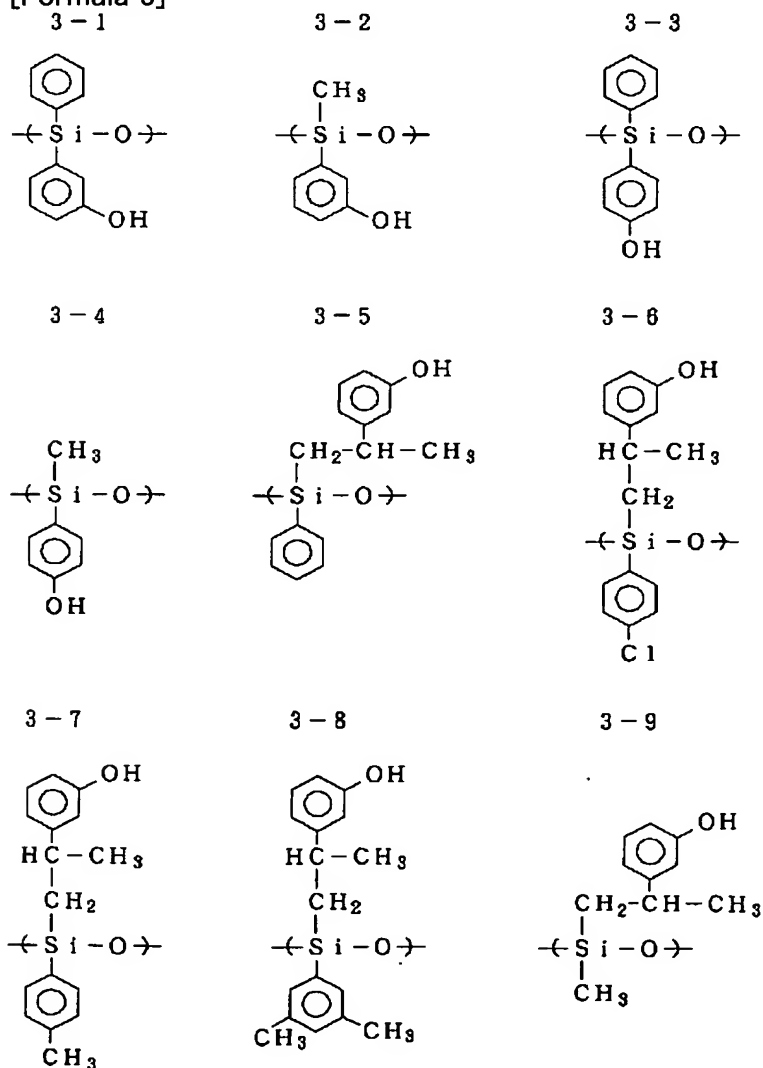
[0065] Next, with reference to drawing 3 and drawing 4, the manufacture approach of the semiconductor device concerning the 3rd mode of this invention is explained.

[0066] The silicon organic film 13 containing the compound which has siloxane association is formed as a lower layer resist on the insulator layer 12 containing the silicon atom which is the processed film formed on the wafer substrate 11, for example, the silicon oxide film, and a silicon nitride film. Although especially the thickness of the silicon organic film 13 is not limited, 10–5000nm is preferably good. The silicon organic film 13 can be formed by two kinds of approaches, the following 1 and 2.

[0067] 1) Dissolve the compound which has siloxane association in an organic solvent, and create a solution ingredient. The polysiloxane which shows siloxane association, for example in the following type 3-1 to 3-24 as a compound which it has in a principal chain can be mentioned. n in these chemical formulas is a positive integer. although especially the molecular weight of these compounds is not limited — desirable — 200–100,000 — 500–30,000 are especially preferably good. A compound may mix some kinds of compounds, without restricting to one kind. Moreover, an adhesion improver may be added, in order to plan storage stability if needed and to raise the adhesion of a thermal polymerization inhibitor, a substrate, etc.

[0068]

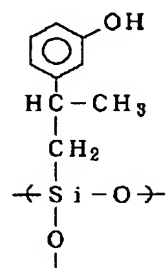
[Formula 5]



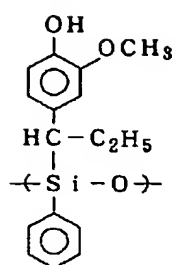
[0069]

[Formula 6]

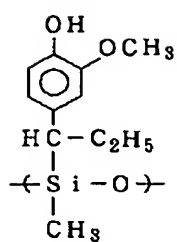
3-10



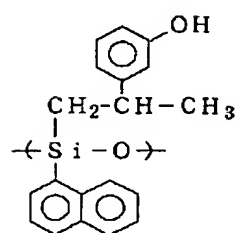
3-11



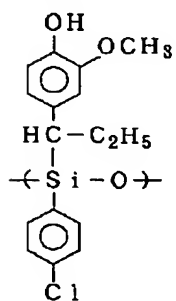
3-12



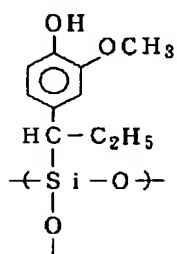
3-13



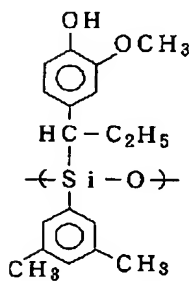
3-14



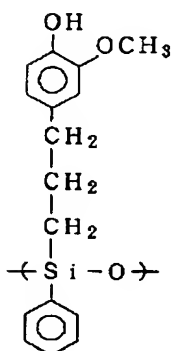
3-15



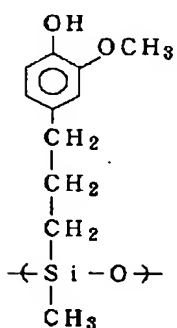
3-16



3-17



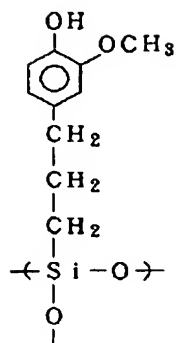
3-18



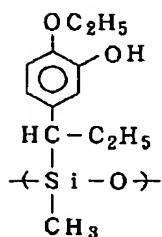
[0070]

[Formula 7]

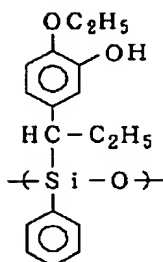
3-19



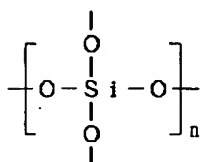
3-20



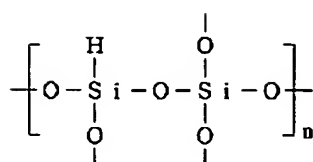
3-21



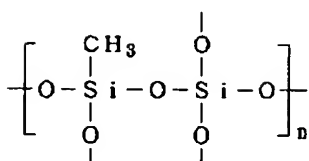
3-22



3-23



3-24



[0071] Although it will not be limited as an organic solvent especially if a compound is dissolved, non-polar solvents, such as polar solvents, such as ethers solvents, such as ester solvents, such as cellosolve system solvents, such as ketones, such as an acetone, a methyl ethyl ketone, methyl isobutyl ketone, and SHIROKU hexa non, methyl cellosolve, methyl-cellosolve acetate, and ethylcellosolve acetate, ethyl acetate, butyl acetate, and isoamyl acetate, and an anisole, toluene, a xylene, naphtha, and a cumene, are mentioned, for example.

[0072] After creating a solution ingredient by the above approach and applying a solution ingredient by the spin coating method on the processed film, the silicon organic film can be formed by baking and evaporating a solvent.

[0073] 2) Dissolve the compound which has Si-Si association in a principal chain in an organic solvent, and create a solution ingredient. The polysilane or polysilene which shows Si-Si association, for example in the following type 4-1 to 4-9 as a compound which it has in a principal chain can be mentioned. although especially the molecular weight of these compounds is not limited -- desirable -- 200-100,000 -- 500-30,000 are especially preferably good. A compound may mix some kinds of compounds, without restricting to one kind. Moreover, an adhesion improver may be added, in order to plan storage stability if needed and to raise the adhesion of a thermal polymerization inhibitor, a substrate, etc.

[0074] Although it will not be limited as an organic solvent especially if a compound is dissolved, non-polar solvents, such as polar solvents, such as ester solvents, such as cellosolve system solvents, such as ketones, such as an acetone, a methyl ethyl ketone, methyl isobutyl ketone, and a cyclohexanone, methyl cellosolve, methyl-cellosolve acetate, and ethylcellosolve acetate, ethyl acetate, butyl acetate, and isoamyl acetate, toluene, and a xylene, are mentioned, for example.

[0075] After creating a solution ingredient by the above approach and applying a solution ingredient by the spin coating method on the processed film, the silicon organic film 13 is formed by baking and evaporating a solvent. Subsequently, by irradiating a high energy beam under the ambient atmosphere in which baking is carried out under the ambient atmosphere in which oxygen exists at the temperature of the range of 50 degrees C - 1000 degrees C, or oxygen exists, association of silicon and silicon can be oxidized and siloxane association can be formed. As a high energy beam, ultraviolet radiation, an electron beam, an ion beam, and an X-ray can be mentioned.

[0076] The thickness of the silicon organic film 13 formed as mentioned above has desirable about 10-5000nm.

[0077] Next, the silicon film 14 is formed on the silicon organic film 13 as an interlayer. The thickness of the silicon film 14 has desirable about 10–5000nm. As silicon film 14, n mold polish recon and p mold polish recon which doped P, B, and As are also contained in these silicon film other than an amorphous silicon and polish recon.

[0078] Next, the photopolymer film 15 is formed on the silicon film 14 as an upper resist (drawing 3 (a)). As a class of photopolymer film 15, if it is the constituent in which patterning is possible, it will not be especially limited by energy beams, such as the light, ultraviolet radiation, an X-ray, and an electron beam. Although the thickness of the photopolymer film 15 has 10–5,000nm desirable further 50–1000nm, in order to raise the definition, the focal tolerance, or light exposure tolerance at the time of exposure, the thinner possible one is good. Moreover, a positive type or a negative mold can be chosen and used for these photopolymer film according to the purpose.

[0079] The chemistry magnification mold resist (APEX-E, cypripedium rhe company make) which consists of polyvinyl phenol resin which protected the example of a concrete photopolymer by the resist (IX-770, Japan Synthetic Rubber Co., Ltd. make) which consists of naphthoquinonediazide and novolak resin as a resist of a positive type, for example, and t-BOC, and an onium salt is mentioned. Moreover, as a resist of a negative mold, the chemistry magnification mold resist (XP-89131, cypripedium rhe company make) which consists of a polyvinyl phenol, melamine resin, and a photo-oxide generating agent, the resist (RD-2000D, Hitachi Chemical Co., Ltd. make) which consists of a poly virile phenol and a bis-azide compound are mentioned, for example. However, it is not limited to these.

[0080] In order to prevent the dimension controllability of a resist pattern deteriorating by the standing wave generated in the resist film, into the photopolymer film, colors which absorb ultraviolet radiation, such as a chestnut man and a curcumine, may be added, and the transparency of the resist film may be reduced. Moreover, the upper antireflection film may be formed on the resist film, and the standing wave generated in the resist film may be stopped by reducing the light reflex in the interface of the resist film and air. As such an upper antireflection film, for example, Aquatar by Hoechst A.G. etc. can be mentioned.

[0081] Next, energy beams which are exposure light, such as the light and ultraviolet radiation, are irradiated to a resist through the mask which has a desired pattern. As the light source for irradiating exposure light, excimer lasers, such as a mercury-vapor lamp, XeF (wavelength = 351nm), XeCl (wavelength = 308nm), KrF (wavelength = 248nm), KrCl (wavelength = 222nm), and ArF (wavelength = 193nm), F2 (wavelength = 151nm), can be mentioned. In addition, as an exposure light, not only laser but an X-ray or an electron beam may be used.

[0082] A development is performed using organic solvents, such as inorganic alkali water solutions, such as organic alkali water solutions, such as tetramethylammonium hydroxide and a choline, a sodium hydroxide, and a potassium hydroxide, a xylene, and an acetone, and, as for the resist after exposure, resist pattern 15a is formed (drawing 3 (b)).

[0083] Next, the silicon film 14 is etched, using resist pattern 15a as an etching mask (drawing 3 (c)). As an etching system, etching systems, such as a reactant plasma-etching method, a magnetron reactivity plasma-etching method, an electron beam plasma etching method, a TCP etching method, an ICP etching method, or an ECR plasma-etching method, can be used, for example.

[0084] As source gas, SF₆, NF₃, F₂, CF₄, CF₃ Cl, CF₂ Cl₂, CF₃ Br, CCl₄, and C₂ F₅ Cl₂, C two F₆, CHF₃, SiF₄ and Br₂, I₂, SF₄, and HBr, HI and Cl₂ etc. -- at least one sort or these gas systems in halogen system gas -- Ar, N₂, and H₂ The added gas system can be mentioned.

[0085] By using these source gas as etchant, the high etch selectivity of the silicon film 14 to a resist can be taken, and the silicon film 14 can be etched with a sufficient dimension controllability. This is because a lifting and volatile products produce a chemical reaction with the silicon contained in the silicon film 14 to what the reaction which generates volatile products cannot occur in easily and it volatilizes with the atom with which these etchant is contained in a resist.

[0086] Especially, it is Cl₂. Or it is desirable to use the source gas containing HBr, and the silicon film can be etched by the high selection ratio by using these source gas. Consequently, in case insulator layers, such as a spin-on glass, silicon oxide film, or a silicon nitride film, are etched, the silicon film 14 which has thickness required to function as an etching mask can be etched, using resist pattern 15a of thin thickness as a mask.

[0087] The silicon organic film 13 and the silicon oxide film 12 are etched collectively, using resist pattern 15a and silicon film pattern 14a which were formed by the above approach as an etching mask (drawing 4 (a)). As an etching system, etching systems, such as a reactant plasma-etching method, a magnetron reactivity plasma-etching method, an electron beam plasma-etching method, a TCR etching method, an ICP etching method, or an ECR plasma-etching method, can be used, for example.

[0088] Although it will not be limited especially if the etch selectivity of the silicon organic film 13 and the silicon oxide film 12 can be taken to the silicon film 14 as source gas for example, SF₆, NF₃, CF₄, C four F₈, CHF₃, C two F₆, and C three F₈ etc. -- at least one sort or these gas systems in the gas system containing fluorine -- Ar, N₂, H₂, CO, and O₂ The added gas system can be mentioned.

[0089] Although the polymerization film will accumulate on the front face of the silicon film and the silicon organic film if it etches using these source gas, on the surface of an insulator layer, it is hard to deposit, and becomes easy to etch an insulator layer compared with the silicon film and said silicon organic film.

[0090] Consequently, by using these source gas for etching of the silicon organic film and the silicon oxide film, a high selection ratio required for processing of the silicon organic film and the silicon oxide film can be obtained easily, and etching of the silicon organic film and the silicon oxide film can be put in block, and can be performed with a sufficient dimension controllability. When deposition of the polymerization film becomes remarkable on the front face of a resist or the silicon film and an etching configuration deteriorates at this time, it is desirable by adding an argon in source gas or adding oxygen to remove the polymerization film.

[0091] As mentioned above, although the case where the processed film was silicon oxide film was explained, also when processed film is a silicon nitride film, an oxidization nitride, and spin-on glass film, the silicon film can be etched by the selection ratio high as an etching mask.

[0092] Next, the silicon organic film 13 is exfoliated with a solvent. Since the silicon organic film used by this invention includes siloxane association, when the silicon organic film shows acidity, dissolution removal of it can be carried out with an alkali solution called inorganic alkali water solutions, such as organic alkali water solutions, such as tetramethylammonium hydroxide and a choline, and a potassium hydroxide. Moreover, a high energy beam may be irradiated to the silicon organic film, Si-Si association of a principal chain may be changed into siloxane association, and dissolution removal may be carried out with polar solvents, such as fluoric acid, buffer fluoric acid or an acetone, a methanol, ethanol, and isopropanol.

[0093] Since dissolution removal of the lower layer silicon organic film was carried out even when a resist pattern or the silicon film remained on the silicon organic film at that time, it can exfoliate in coincidence.

[0094] When the processed film is silicon oxide or silicon nitride as mentioned above according to the 3rd mode of this invention, it is possible to take the high etch selectivity of the silicon oxide film (silicon nitride film) to the etching mask which consists of the middle class and a lower layer resist. Consequently, it is in the middle of etching of the silicon oxide film (silicon nitride film), and it becomes a dimension controllability is good and possible to etch the silicon oxide film (silicon nitride film), without an etching mask retreating.

[0095] The manufacture approach of the semiconductor device concerning the 4th mode of this invention uses the silicon organic film (2nd silicon organic film) containing the compound which was used in the 1st mode and which has Si-Si association in a principal chain instead of the silicon film. Etching of the 2nd silicon organic film performed using the resist pattern in this case as a mask is performed like the 1st - the 3rd mode.

[0096]

[Embodiment of the Invention]

Polysilane 8g of the mean molecular weight 8000 shown in the example 1 above-mentioned formula 2-2 was dissolved in anisole 92g, and the solution ingredient of a lower layer resist was created. On the tungsten film 2 of 300nm of thickness formed on the silicon wafer 1, after applying the solution ingredient of a lower layer resist by the spin coating method, baking was performed for 90 seconds at 80 degrees C, and the lower layer resist film 3 was formed. The thickness of the lower layer resist 3 at this time is 300nm. then, the lower layer resist film 3 top -- as an interlayer -- the amorphous silicon film 4 of 200nm of thickness -- LPCVD -- membranes were formed by law.

[0097] Subsequently, on the middle class 4, positive type chemistry magnification mold resist APEX-E by the cypripedium rhe company was applied, baking was performed for 120 seconds at 98 degrees C, and the upper resist film 5 was formed (drawing 1 (a)). The thickness of the upper resist film 5 at this time is 200nm. Next, after performing pattern exposure using the contraction optical mold stepper who made KrF excimer laser light the light source (light exposure 30 mJ/cm²) and performing baking for 120 seconds at 98 degrees C, the TMAH developer of 0.21 conventions performed the development and 0.18-micrometer last shipment pattern 5a was formed (drawing 1 (b)).

[0098] The thickness of resist pattern 5a is 180nm. When cross-section SEM observation of the resist pattern 5 was carried out, as shown in drawing 1 (b), it has checked that pattern formation had been carried out in the good configuration.

[0099] The interlayer 4 and the lower layer resist 3 were collectively etched with the magnetron mold RIE system, using the resist pattern 5 formed as mentioned above as an etching mask (drawing 1 (c)). It is Cl2 of

flow rate 20SCCM as source gas. The middle class 4 and the lower layer resist 3 were able to be etched collectively, without it becoming impossible for resist pattern 5a to have deleted on the way, when it used and being etched on the etching conditions of excitation power 300W and degree of vacuum 30mTorr.

[0100] When the dimension conversion difference (= pattern width-of-face b-resist pattern width of face a of the lower layer resist 3) produced by etching of the lower layer resist 3 with the middle class 4 by measuring the width of face a of resist pattern 5a and the width of face b of lower layer resist pattern 3a in a cross section SEM was searched for, it turned out that there is 10nm. Moreover, the thickness of resist pattern 5a which remained is 130nm after etching termination.

[0101] Furthermore, etching of the tungsten film 2 was performed using the magnetron mold reactive ion etching system, using middle class pattern 4a and lower layer resist pattern 3a as an etching mask (drawing 2 (a)). It is CCl₄ of flow rate 30SCCM, and O₂ of flow rate 20SCCM as source gas. The tungsten film 2 was able to be etched without it becoming impossible for middle class pattern 4a and lower layer resist pattern 3a to have deleted on the way, when it used and being etched on the etching conditions of excitation power 350W and degree of vacuum 15mTorr. By etching the tungsten film 2 at this time with the perpendicularly sufficient anisotropy, and measuring the width of face a of resist pattern 5a before etching, and the pattern width of face c of tungsten film 2a after processing termination in a cross section SEM When the dimension conversion difference (pattern width-of-face c-resist pattern width of face a of tungsten film 2a) produced by etching of the middle class 4, the lower layer resist 3, and the processed film 2 was searched for, it is 15nm and it turned out that it is settled in tolerance (less than 10% with a target processing dimension of 180nm).

[0102] Next, after permeating ethyl lactate for 180 seconds in the wafer substrate 1, pure water washed the wafer front face and dissolution removal of the polysilane pattern 3a which adhered on tungsten film 2a was carried out. Since dissolution removal of the polysilane pattern 3a of a substrate was carried out at that time, silicon pattern 4a and resist pattern 5a were also removable to coincidence (drawing 2 (b)). After exfoliation, when the thickness of tungsten film 2a was measured, it is 300nm and it turned out that there was no film decrease of tungsten film 2a.

[0103] Moreover, the silicon wafer part located directly under opening of a tungsten was not dissolved, either, but the resist pattern, the silicon pattern, and the lower layer resist pattern were able to be alternatively exfoliated from the tungsten and the silicon wafer.

[0104] Like example of comparison 1 example 1, on the tungsten film 22 of 300nm of thickness formed on the silicon wafer 21, the solution ingredient which dissolved 10g of novolak resin of molecular weight 5000 in 90g of ethyl lactates was applied, baking was performed for 180 seconds at 220 degrees C, and the lower layer resist film 23 was created. The thickness of the lower layer resist film 23 behind baking is 300nm. Subsequently, it is SiO₂ of 200nm of thickness as an interlayer on the lower layer resist 23. The film 24 was formed by the LPCVD method (drawing 5 (a)). And it is SiO₂ with the same approach as an example 1. Resist pattern 25a was formed on the film 24. When cross-section SEM observation of the resist pattern 25a was carried out, as shown in drawing 5 (b), it turned out that patterning has been carried out in the good configuration.

[0105] The interlayer was etched, using resist pattern 25a formed as mentioned above as an etching mask (drawing 5 (c)). As an etching system, a magnetron mold RIE system is used and it is Cl₂ of flow rate 20SCCM as source gas. It used and etched on the etching conditions of excitation power 300W and degree of vacuum 30mTorr. When the dimension conversion difference (the middle class's pattern width-of-face h-resist pattern width of face g) which measured the resist pattern width of face g and the middle class's pattern width of face h in the cross section SEM, and was produced by the middle class's etching was searched for, it turned out that there is 15nm.

[0106] Subsequently, the lower layer resist 23 was etched, using middle class pattern 24a as an etching mask (drawing 6 (a)). A magnetron mold RIE system is used for an etching system, and it is O₂ of flow rate 20SCCM as source gas. It used and etched on the etching conditions of excitation power 300W and degree of vacuum 30mTorr. When the dimension conversion difference which measured the resist pattern width of face d and the pattern width of face e of a lower layer resist in the cross section SEM, and was produced by etching of the lower layer resist 23 with the middle class 24 was searched for, it turned out that there is 25nm.

[0107] Next, etching of the tungsten film 22 was performed using the magnetron mold reactive ion etching system, using middle class pattern 24a and lower layer resist pattern 23a as an etching mask (drawing 6 (b)). It is CCl₄ of flow rate 30SCCM as source gas. And O₂ of flow rate 20SCCM The tungsten film 22 was able to be etched without it becoming impossible for middle class pattern 24a and lower layer resist pattern 23a to have deleted on the way, when it used and being etched on the etching conditions of excitation power 350W and degree of vacuum 15mTorr.

[0108] It turned out that the pattern width of face d of resist pattern 25a and the pattern width of face f of the tungsten film are measured in a cross section SEM, and those with 35nm and tolerance (10% with a target processing dimension of 180nm) are not filled when the dimension conversion difference (pattern width-of-face f-resist pattern width of face d of tungsten film 22a) produced by etching of the middle class 24, the lower layer resist 23, and tungsten film 22a is searched for.

[0109] Finally, lower layer resist pattern 23a was able to be removed, and tungsten pattern 22a was able to be obtained (drawing 6 (c)).

[0110] It turns out that the dimension conversion difference which it not only was able to reduce process cost, but becomes possible [reducing the etching process of the three layer resist method once] by the approach of this invention, consequently it produces at the time of etching could be reduced from the comparison with an example 1 and the example 1 of a comparison, and it became possible to process the processed film with a desired dimension.

[0111] Polysilane 8g of the mean molecular weight 800 shown in the example 2 Fig. of comparison above-mentioned type 2-2 was dissolved in anisole 92g, and the solution ingredient of a lower layer resist was created. After applying the solution ingredient of a lower layer resist by the spin coating method on the tungsten film 22 which formed membranes in the example 1, baking was performed for 90 seconds at 80 degrees C. The thickness of the lower layer resist 26 at this time is 300nm. And the resist pattern 27 was formed on the lower layer resist 26 by the same approach as an example 1.

[0112] When SEM observation of the cross-section configuration of a resist pattern 27 was carried out, as shown in drawing 7 , it turned out that the resist remainder has arisen. This is because the silicon organic film and a resist reacted. Thus, although a lifting and a normal resist profile may not be obtained in a reaction, by making the silicon film intervene between the silicon organic film and a resist, the silicon organic film and a resist can prevent the reaction of a resist and the silicon organic film, and can obtain a good resist profile.

[0113] Polysilane 8g of the mean molecular weight 8000 shown in the example 2 above-mentioned type 1-1 was dissolved in toluene 92g, and the solution ingredient of a lower layer resist was created. After applying the solution ingredient of a lower layer resist by the spin coating method on the TEOS oxide film 2 of 500nm of thickness formed on the silicon wafer 1, baking was performed for 90 seconds at 80 degrees C. The thickness of the lower layer resist 3 at this time is 100nm. then, the lower layer resist 3 top -- as an interlayer 4 -- the polish recon of 100nm of thickness -- LPCVD -- membranes were formed by law. And negative-mold chemistry magnification mold resist TDUR-N009 by TOKYO OHKA KOGYO CO., LTD. was applied on the middle class 4, and baking was performed for 120 seconds at 98 degrees C (drawing 1 (a)). The thickness of the resist 5 at this time is 150nm.

[0114] Next, after performing pattern exposure using the contraction optical mold stepper who made KrF excimer laser light the light source (light exposure 30 mJ/cm²) and performing baking for 120 seconds at 98 degrees C, the TMAH developer of 0.27 conventions performed the development and resist pattern 5a of 0.18micromL/S was formed. The thickness of resist pattern 5a is 130nm. When cross-section SEM observation of the resist pattern 5a was carried out, it has checked that pattern formation had been carried out in the good configuration as shown in drawing 1 (b).

[0115] The magnetron mold RIE system performed etching of an interlayer 4 and the lower layer resist 3, using the resist pattern formed as mentioned above as an etching mask (drawing 1 (c)). The middle class 4 and the lower layer resist 3 were able to be etched collectively, without it becoming impossible for resist pattern 5a to have deleted on the way, when etched on the etching conditions of excitation power 300W and degree of vacuum 30mTorr, using HBr of flow rate 20SCCM as source gas (drawing 1 (c)).

[0116] As shown in drawing 1 (c), when the dimension conversion difference produced by etching of the middle class 4 and the lower layer resist 3 by etching the processing configurations of middle class pattern 4a and lower layer resist pattern 3a with the perpendicularly sufficient anisotropy, and measuring the resist pattern width of face a and the pattern width of face b of lower layer resist pattern 4a in a cross section SEM was searched for, it turned out that there is 10nm. Moreover, the thickness of the resist which remained is 100nm after etching termination.

[0117] Furthermore, the TEOS oxide film was etched with the magnetron mold reactive ion etching system, using middle class pattern 4a and lower layer resist pattern 3a as an etching mask (drawing 2 (a)). The TEOS oxide film 2 was able to be etched without it becoming impossible for middle class pattern 4a and lower layer resist pattern 3a to have deleted on the way, when etched on the etching conditions of excitation power 350W and degree of vacuum 15mTorr, using C four F8 of flow rate 30SCCM, CO of flow rate 30SCCM, and Ar of flow rate 160SCCM as source gas. When the dimension conversion difference produced by etching of the middle class 4,

the lower layer resist 3, and the TEOS oxide film 2 by etching the TEOS oxide film 2 at this time with the perpendicularly sufficient anisotropy, and measuring the resist pattern width of face a and the pattern width of face c of processed TEOS oxide film 2a in a cross section SEM was searched for, it turned out that the inside of those with 15nm and tolerance (less than 10% with a target processing dimension of 180nm) is filled.

[0118] Next, after permeating an anisole for 180 seconds, pure water washed the front face of a wafer 1, and dissolution removal of the lower layer resist pattern 3a on TEOS oxide film pattern 2a was carried out. Since dissolution removal of the lower layer resist pattern 3a the silicon film 4 and whose resist pattern 5a are also substrates was carried out at that time, it was removed by coincidence (drawing 2 (b)). After exfoliation of lower layer resist pattern 3a, when the thickness of TEOS oxide-film pattern 2a was measured, those [with 500nm] and TEOS oxide-film pattern 2a was not dissolved, but it turned out that film decrease has not been carried out.

[0119] Moreover, the silicon wafer part located directly under opening of TEOS oxide-film pattern 2a was not dissolved, either, but the resist pattern, the silicon pattern, and the lower layer resist pattern were able to be exfoliated on the TEOS oxide-film pattern and the silicon wafer, and the selection target.

[0120] the TEOS oxide-film 32 top created by the same approach as an example 3 on the example of comparison 3 silicon substrate 31 -- LPCVD -- the polish recon film 33 of 200nm of thickness was formed by law. Next, the resist 34 was applied on the polish recon film 33 by the same approach as an example 1 (drawing 8 (a)), and, subsequently resist pattern 34a of 0.18micromL/S was formed (drawing 8 (b)). Furthermore, etching of the polish recon film 33 was performed using the magnetron mold reactive ion etching system, using resist pattern 34a as an etching mask (drawing 9 (a)).

[0121] That is, the polish recon film 33 was able to be etched, without resist pattern 34a's being in the middle of etching, and it becoming impossible to have deleted, when etched on the etching conditions of excitation power 500W and degree of vacuum 40mTorr, using HBr of flow rate 30SCCM as source gas.

[0122] Then, the TEOS oxide film 32 was etched by the magnetron mold etching system, using as a mask polish recon film 33a by which patterning was carried out. When etched on the etching conditions of excitation power 200W and degree of vacuum 40mTorr, using C four F8 of flow rate 20SCCM, and Ar of flow rate 40SCCM as source gas, without being in the middle of etching and it becoming impossible to have deleted, polish recon film 33a was able to process the TEOS oxide film 32, and was able to form TEOS oxide-film pattern 32a (drawing 9 (b)).

[0123] Next, exfoliation of polish recon film 33a used as an etching mask was performed using the chemical dry etching system. When etched on the etching conditions of excitation power 400W and degree of vacuum 30mTorr, using HBr of flow rate 30SCCM as source gas, polish recon film 33a was able to be exfoliated (drawing 9 (c)).

[0124] However, it turned out that the part A of the silicon wafer located directly under opening of TEOS oxide film pattern 32a is etched. Thus, when polish recon film 33a is used as an etching mask, it turns out that the problem that it will be etched to the part which should not etch the substrate film in the case of exfoliation arises.

[0125] Polysilane 8g of a mean molecular weight 8000 shown in the example 3 above-mentioned formula 2-5 was dissolved in xylene 92g, and the solution ingredient of a lower layer resist was created. After applying the solution ingredient of a lower layer resist by the spin coating method on the SiN film 2 of 500nm of thickness formed on the silicon wafer 1, baking was performed for 90 seconds at 80 degrees C. The thickness of the lower layer resist 3 at this time is 200nm. then, the lower layer resist 3 top -- as an interlayer 4 -- contest phosphorus dope polysilicon of 100nm of thickness -- LPCVD -- membranes were formed by law. Then, the negative-mold chemistry magnification mold resist XP89131 by the cypripedium rhe company was applied on the middle class 4, and baking was performed for 120 seconds at 98 degrees C (drawing 1 (a)). The thickness of the resist 5 at this time is 150nm.

[0126] Next, after performing pattern exposure using the contraction optical mold stepper who made KrF excimer laser light the light source (light exposure 30 mJ/cm2) and performing baking for 120 seconds at 98 degrees C, the TMAH development of 0.27 conventions was performed and resist pattern 5a of 0.18micromL/S was formed. The thickness of resist pattern 5a is 130nm. It has checked that the pattern formation of the resist pattern 5a had been carried out in the good configuration as shown in **, alias cross-section SEM *****, and drawing 1 (b).

[0127] Using resist pattern 5a formed as mentioned above as an etching mask, the interlayer 4 and the lower layer resist 3 were put in block with the magnetron mold RIE system, and it etched (drawing 1 (c)). It is CF4 of flow rate 420SCCM as source gas. The middle class 4 and the lower layer resist 3 were able to be etched

collectively, without it becoming impossible for resist pattern 5a to have deleted on the way, when it used and being etched on the etching conditions of excitation power 300W and degree of vacuum 30mTorr (drawing 1 (c)).

[0128] As shown in drawing 1 (c), when the processing configurations of middle class pattern 4a and lower layer resist pattern 3a searched for the dimension conversion difference which is etched with the perpendicularly sufficient anisotropy, measured the resist pattern width of face a and the pattern width of face b of lower layer resist pattern 3a in the cross section SEM, and was produced by etching of the middle class 4 and the lower layer resist 3, they were below measurement limitations (5nm) observable in a cross section SEM. Moreover, the thickness of resist pattern 5a which remained is 100nm after etching termination.

[0129] Furthermore, etching of the SiN film 2 was performed using the magnetron mold reactive ion etching system, using middle class pattern 4a and lower layer resist pattern 3a as an etching mask (drawing 2 (a)). as source gas -- O₂ of CHF₃ of flow rate 30SCCM, CO of flow rate 80SCCM, Ar of flow rate 80SCCM, and flow rate 5SCCM the place which used and etched on the etching conditions of excitation power 350W and degree of vacuum 3mTorr -- the middle class pattern 4 and the lower layer resist pattern 3 -- on the way -- the SiN film 2 was able to be etched, without it becoming impossible to have come out and deleted.

[0130] The SiN film 2 at this time is etched with the perpendicularly sufficient anisotropy, and measures the resist pattern width of face a before etching, and the pattern width of face c of SiN film pattern 2a after processing termination in a cross section SEM. When the dimension conversion difference produced by etching of the middle class 4, the lower layer resist 3, and the SiN film 2 was searched for, it is below a measurement limitation (5nm) observable in a cross section SEM, and it turned out that it is settled in tolerance (less than 10% with a target processing dimension of 180nm).

[0131] Next, when the wafer substrate 1 was baked for 180 seconds at 180 degrees C and the infrared absorption spectrum was measured, absorption by siloxane association was observed in the 1100cm⁻¹ neighborhood. This is because Si-Si association in polysilane oxidized by BEKU. Then, after making the wafer substrate 1 immersed in fluoric acid for 120 seconds, pure water washed the wafer and dissolution removal of the silicon organic film 3 was carried out. It was able to exfoliate alternatively at that time, without the polish recon film 4 on the silicon organic film 3 also dissolving the SiN film and a wafer substrate in coincidence.

[0132] After applying the spin-on glass (trade name FOX) by Toray Industries Dow Corning by the spin coating method as a lower layer resist 13 on the TEOS oxide film 12 which is 300nm of thickness by which membrane formation was made on example 4 silicon wafer 11, baking was performed for 120 seconds at 200 degrees C in air. The thickness of the spin-on glass at this time is 100nm. Then, the amorphous silicon film 14 of 300nm of thickness was formed by the sputtering technique as an interlayer on the spin-on glass 13. And positive type chemistry magnification mold resist TDUR-P007 by TOKYO OHKA KOGYO CO., LTD. was applied on the amorphous silicon film 14, and baking was performed for 120 seconds at 98 degrees C (drawing 3 (a)). The thickness of the resist at this time is 200nm.

[0133] Next, after performing pattern exposure using the contraction optical mold stepper who made KrF excimer laser light the light source (light exposure 30 mJ/cm²) and performing baking for 120 seconds at 98 degrees C, the TMAH developer of 0.21 conventions performed the development and resist pattern 15a of 0.18micromL/S was formed (drawing 3 (b)). The thickness of this resist pattern 15a is 170nm. When cross-section SEM observation of the resist pattern 15a was carried out, as shown in drawing 3 (b), it has checked that the pattern was formed in the good configuration.

[0134] The amorphous silicon film 14 was etched with the magnetron mold RIE system, using resist pattern 15a formed as mentioned above as an etching mask (drawing 3 (c)). That is, it is Cl₂ of flow rate 20SCCM as source gas. It was able to etch without it becoming impossible for resist pattern 15a to have deleted on the way, when it used and being etched on the etching conditions of excitation power 300W and degree of vacuum 30mTorr.

[0135] In addition, the thickness of resist pattern 15a which remained is 100nm after etching termination. When the dimension conversion difference (pattern width-of-face e-resist pattern width of face d of an amorphous silicon) produced by etching of an amorphous silicon by measuring the width of face d of resist pattern 15a before etching and the width of face e of amorphous silicon pattern 14a in a cross section SEM was searched for, it turned out that there is 5nm.

[0136] Furthermore, it presupposed that it is amorphous silicon pattern 14a as an etching mask, used, and the spin-on glass film 13 and the TEOS oxide film 12 were collectively etched with the magnetron mold RIE system (drawing 4 (a)). It was able to etch without it becoming impossible for amorphous silicon pattern 14a to have deleted on the way, when etched on the etching conditions of excitation power 350W and degree of vacuum 15mTorr, using C four F8 of flow rate 30SCCM, and Ar of flow rate 20SCCM as source gas.

[0137] By measuring the width of face d of resist pattern 15a before etching, and the pattern width of face f of TEOS oxide-film pattern 12a after processing termination in a cross section SEM. The place which searched for the dimension conversion difference (width of face d of pattern width-of-face f-resist pattern 15a of TEOS oxide film pattern 12a) produced by etching of the amorphous silicon film 14, the spin-on glass film 13, and the TEOS oxide film 12, it turned out that it is in tolerance (less than 10% with a target processing dimension of 180nm) by 10nm.

[0138] Next, after the wafer substrate 11 was immersed in the TMAH developer of 0.27 conventions for 120 seconds, pure water washed the front face of a wafer 11, and dissolution removal of the spin-on glass film pattern 13a was carried out. Since spin-on glass film pattern 13a of a substrate was removed also for the silicon film 14 and resist pattern 15a at that time, it was removable to coincidence (drawing 4 (b)). After exfoliation, when the thickness of TEOS oxide-film pattern 12a was measured, it is 300nm and it turned out that TEOS oxide-film pattern 12a is not dissolved.

[0139] Moreover, the silicon wafer part located directly under opening of TEOS oxide-film pattern 12a was not dissolved, either, but a resist pattern, the silicon film, and a lower layer resist were able to be exfoliated on the TEOS oxide film and the silicon wafer, and the selection target.

[0140] On example of comparison 4 silicon wafer 41, the solution ingredient which dissolved 10g of novolak resin of molecular weight 5000 in 90g of ethyl lactates was applied on the TEOS oxide film 42 created by the same approach as an example 4, baking was performed for 180 seconds at 220 degrees C, and the lower layer resist film 43 was created. The thickness of the lower layer resist film 43 behind baking is 300nm.

[0141] Next, it is SiO₂ of 200nm of thickness as an interlayer on the lower layer resist 43. The film 44 was formed by the LPCVD method. And it is SiO₂ with the same approach as an example 4. The resist film 45 was formed on the film 44 (drawing 10 (a)), patterning of this was carried out and resist pattern 45a was formed (drawing 10 (b)). When cross-section SEM observation of this resist pattern 45a was carried out, as shown in drawing 10 (b), it turned out that patterning has been carried out in the good configuration.

[0142] The interlayer 44 was etched, using as a mask resist pattern 45a formed as mentioned above (drawing 10 (c)). It etched into the etching system using the magnetron mold RIE system on the etching conditions of excitation power 300W and degree of vacuum 30mTorr, using C four F8 of flow rate 20SCCM, CO of flow rate 100SCCM, and Ar of flow rate 200SCCM as source gas. When the dimension conversion difference (pattern width-of-face k-resist pattern width of face j of a middle class pattern) which measured the resist pattern width of face j and the pattern width of face k of middle class pattern 44a in the cross section SEM, and was produced by the middle class's 44 etching was searched for, it turned out that there is 15nm.

[0143] Next, the lower layer resist 43 was etched, using middle class pattern 44a as a mask. A magnetron mold RIE system is used as an etching system, and it is O₂ of flow rate 20SCCM as source gas. It used and etched on the etching conditions of excitation power 300W and degree of vacuum 30mTorr. When the dimension conversion difference (pattern width-of-face l-resist pattern width of face j of a lower layer resist) which measured the resist pattern width of face j and the pattern width of face l of lower layer resist pattern 43a in the cross section SEM, and was produced by etching of a lower layer resist with the middle class was searched for, it turned out that there is 20nm.

[0144] Furthermore, the TEOS oxide film 42 was etched with the magnetron mold reactive ion etching system, using middle class pattern 44a and lower layer resist pattern 43a as a mask (drawing 11 (a)). The TEOS oxide film 42 was able to be etched without it becoming impossible for middle class pattern 44a and lower layer resist pattern 43a to have deleted on the way, when etched on the etching conditions of excitation power 350W and degree of vacuum 15mTorr, using CO of C four F8 of flow rate 30SCCM, and flow rate 20SCCM, and Ar of flow rate 100SCCM as source gas.

[0145] It turned out that the pattern width of face j of resist pattern 45a and the pattern width of face m of TEOS oxide film pattern 42a are measured in a cross section SEM, and it does not fit in those with 35nm, and tolerance (less than 10% with a target processing dimension of 180nm) when the dimension conversion difference (pattern width-of-face m-resist pattern width of face j of the TEOS oxide film 42) produced by etching of the middle class 44, the lower layer resist 43, and the TEOS oxide film 42 is searched for.

[0146] As mentioned above, by the approach of this example of a comparison, although there were many etching processes once, namely, they became possible [reducing the etching process of the three layer resist method once by the approach of invention] from the approach of this invention, it understands. Consequently, the dimension conversion difference produced at the time of etching could be reduced it not only was able to reduce process cost, but, and it became possible for the processed film to be processible with a desired dimension.

[0147] the TEOS oxide-film 52 top created on the silicon wafer 51 like example of comparison 5 example 4 --

LPCVD — the polish recon film 53 of 200nm of thickness was formed by law. Next, the resist 54 was applied on the polish recon film by the same approach with an example 4 (drawing 12 (a)), and resist pattern 54a of 0.18micromL/S was formed (drawing 12 (b)).

[0148] Furthermore, etching of the polish recon film 53 was performed using the magnetron mold reactive ion etching system, using resist pattern 54a as an etching mask. The polish recon film 53 was able to be etched, without a resist pattern's 54 being in the middle of etching, and it becoming impossible to have deleted, when etched on the etching conditions of excitation power 500W and degree of vacuum 40mTorr, using HBr of flow rate 30SCCM as source gas ((drawing 12 (c)).

[0149] Then, the TEOS oxide film 52 was etched using the magnetron mold etching system, using polysilicon party turn 53a by which patterning was carried out as an etching mask. TEOS oxide-film pattern 52a was able to be formed, without polysilicon party turn 53a's being in the middle of etching, and it becoming impossible to have deleted, when etched on the etching conditions of excitation power 200W and degree of vacuum 40mTorr, using C four F8 of flow rate 20SCCM, and Ar of flow rate 40SCCM as source gas (drawing 13 (a)).

[0150] Next, exfoliation of polysilicon party turn 53a used as an etching mask was performed using the chemical dry etching system. When etched on the etching conditions of excitation power 400W and degree of vacuum 30mTorr, using HBr of flow rate 30SCCM as source gas, polysilicon party turn 53a was able to be exfoliated (drawing 13 (b)). However, it turned out that the part A which a silicon wafer 51 exposes is etched.

[0151] Thus, when only polysilicon party turn 53a is used as an etching mask, it turns out that the problem that it will be etched to the part which should not etch the substrate film in the case of exfoliation arises.

[0152] On the TEOS oxide film 12 which is 300nm of thickness by which membrane formation was made on example 5 silicon wafer 11, it is SiO₂ by Toray Industries Dow Corning as a lower layer resist 13. After applying the spin-on glass (trade name FOX) by Toray Industries Dow Corning by the spin coating method as a lower layer resist 13 on the film 12, baking was performed for 120 seconds at 350 degrees C under the nitrogen-gas-atmosphere mind of 30 ppm of oxygen densities. The thickness of the spin-on glass at this time is 100nm. Then, the polysilane film 14 of 300nm of thickness was formed as an interlayer on the spin-on glass 13. The polysilane film 14 formed membranes by performing baking for 120 seconds at 160 degrees C, after applying the solution which dissolved and created polysilane 5g of the average molecular weight 30,000 shown in a chemical formula 2-13 to anisole 95g with the spin coating method.

[0153] And positive type chemistry magnification mold resist APEX-E by the cypripedium rhe company was applied on the polysilane film 14, and baking was performed for 120 seconds at 98 degrees C (drawing 3 (a)). The thickness of the resist at this time is 200nm.

[0154] Next, after performing pattern exposure using the contraction optical mold stepper who made KrF excimer laser light the light source (light exposure 24 mJ/cm²) and performing baking for 120 seconds at 98 degrees C, the TMAH developer of 0.21 conventions performed the development and 0.18micromL/S pattern 15a was formed (drawing 3 (b)). The thickness of resist pattern 15a is 170nm. When the cross section of resist pattern 15a was observed, as shown in drawing 3 (b), it has checked that the pattern was formed in the good configuration.

[0155] The silicon organic film 14 was etched with the magnetron mold RIE system, using resist pattern 15a formed as mentioned above as an etching mask (drawing 3 (c)). That is, it is Cl₂ of flow rate 100SCCM as source gas. It was able to etch without it becoming impossible for resist pattern 15a to have deleted on the way, when it used and being etched on the etching conditions of excitation power 300W and degree of vacuum 30mTorr.

[0156] In addition, the thickness of resist pattern 15a which remained is 90nm after etching termination. When the dimension conversion difference (pattern width of face d of the pattern width-of-face e-resist pattern of a polysilane pattern) produced by etching of the organic silicon film by measuring the pattern width of face d of resist pattern 15a before etching and the pattern width of face e of polysilane pattern 14a in a cross section SEM was searched for, it turned out that there is 7nm.

[0157] Furthermore, it supposes that it is polysilane pattern 14a as an etching mask, uses, and they are the spin-on glass film 13 and SiO₂ by the magnetron mold RIE system. The film 12 was etched collectively (drawing 4 (a)). It was able to etch without it becoming impossible for polysilane pattern 14a to have deleted on the way, when etched on the etching conditions of excitation power 800W and degree of vacuum 60mTorr, using C four F8 of flow rate 10SCCM, CO of flow rate 100SCCM, and Ar of flow rate 200SCCM as source gas.

[0158] SiO₂ after the resist pattern width of face d before etching, and processing termination By measuring the pattern width of face f of film pattern 12a in a cross section SEM The polysilane film 14, the spin-on glass film 13, and SiO₂ The place which searched for the dimension conversion difference (SiO₂ pattern width of face d of

pattern width-of-face f-resist pattern 15a of film pattern 12a) produced by etching of the film 12, It turned out that it is in tolerance (less than 10% with a target processing dimension of 0.18 micrometers) by 12nm.

[0159] Next, after the wafer substrate 11 was immersed in the TMAH developer of 0.27 conventions for 120 seconds, pure water washed the front face of a wafer 11, and dissolution removal of the spin-on glass film pattern 13a was carried out. Since spin-on glass film pattern 13a of a substrate was removed also for polysilane pattern 14a and resist pattern 15a at that time, it was removable to coincidence (drawing 4 (b)). After exfoliation and SiO₂ When the thickness of film pattern 12a is measured, it is 300nm, and it is SiO₂. It turned out that film pattern 12a is not dissolved.

[0160] Moreover, SiO₂ The silicon wafer part located directly under opening of a film pattern is not dissolved, either, but they are a resist pattern, a polysilane pattern, and a spin-on glass film pattern SiO₂ It was able to exfoliate on the film pattern and the silicon wafer, and the selection target.

[0161] Example 6 this example explains the case where an electron beam performs pattern exposure, in an example 2. Sequential formation of the TEOS oxide film 2, the lower layer resist 3, the polish recon 4, and the resist 5 was first carried out on the silicon wafer 1 like the example 2. Subsequently, an electron beam exposure system (JBX-5DII, product made from JEOL) is used, and it is C/cm² acceleration voltage 50keV and the dose of 10micro. It drew. Next, when heating after exposure and a development were performed like the example 1, as shown in drawing 1 (b), it turned out that 0.18-micrometer Rhine and tooth-space pattern 5a can be formed in the good configuration.

[0162] Then, after processing the TEOS oxide film 2 like an example 2, resist pattern 5a, polysilicon party turn 4a, and lower layer resist pattern 3a were alternatively exfoliated to TEOS oxide film pattern 2a and a silicon wafer 1 by carrying out dissolution removal of the lower layer resist pattern 3a by the anisole.

[0163] Thus, it is also possible to perform pattern exposure in this invention not only using ultraviolet radiation but using an electron beam. A resist pattern without a location gap can be obtained without the charge up arising during drawing, since it consists of silicon film with conductivity directly under a resist.

[0164] Example 7 this example explains the case where an electron beam performs pattern exposure, in an example 4. Sequential formation of a TEOS oxide film, a lower layer resist, polish recon, and the resist was first carried out on the silicon wafer like the example 2. Subsequently, an electron beam exposure system (JBX-5DII, product made from JEOL) is used, and it is C/cm² acceleration voltage 50keV and the dose of 10micro. It drew. Next, when heating after exposure and a development were performed like the example 1, as shown in drawing 1 (b), it turned out that 0.18-micrometer Rhine and a tooth-space pattern can be formed in the good configuration.

[0165] Then, after processing a TEOS oxide film like an example 2, a resist pattern, polish recon, and a lower layer resist were alternatively exfoliated to the TEOS oxide film and the silicon wafer by carrying out dissolution removal of the lower layer resist by the anisole.

[0166] Thus, it is also possible to perform pattern exposure in this invention not only using ultraviolet radiation but using an electron beam. A resist pattern without a location gap can be obtained without the charge up arising during drawing, since it consists of silicon film with conductivity directly under a resist.

[0167] The example 8 above-mentioned chemical formula 1-1, 1-13, 2-1, and 2-12 were dissolved in the anisole which is a solvent, a xylene, toluene, and a cumene, respectively, and 16 kinds of polysilane solutions were prepared. Loadings used any solution as polysilane 8g and 92g of solvents. Subsequently, the solution was put into the protection-from-light bottle intercepted from ultraviolet radiation, and it saved for one month at the room temperature. And applied each solution on the silicon wafer, and performed baking for 60 seconds at 80 degrees C, the solvent was made to evaporate, and the silicon organic film was formed.

[0168] Next, the amount of generation of siloxane association was investigated about each film by infrared spectroscopy. The amount of generation of siloxane association which standardized and asked for the absorption intensity by siloxane association by the absorption intensity by Si-phenyl association (= area of the absorption peak by the area / Si-phenyl association of a siloxane joint **** absorption peak) is shown in the following table 1.

[0169]

[Table 1]

	式1-1	式1-13	式2-1	式2-12
アニソール	0.08	0.07	0.21	0.18
トルエン	0.04	0.08	0.18	0.19
キシレン	0.07	0.08	0.20	0.18
クメン	0.08	0.08	0.23	0.19
シクロヘキサノン	0.90	1.00	1.40	1.35

[0170] Then, the result of having investigated the etch selectivity of the resist and silicon organic film which formed membranes by the same approach as an example 1 is shown in the following table 2. Etching conditions were made into the same conditions as the case where the silicon organic film is etched by using a resist pattern as an etching mask in the example 1. Moreover, the poor film performed measurement of an etching rate. The etching rate of a resist is a part for 75nm/. In addition, (etching rate of silicon organic film)/(etching rate of a resist) defined etch selectivity.

[0171]

[Table 2]

	式1-1	式1-6	式2-1	式2-10
アニソール	4.2	3.9	5.2	5.1
トルエン	4.2	3.8	5.1	5.1
キシレン	4.1	3.9	4.9	4.9
クメン	4.1	3.9	5.3	5.1
シクロヘキサノン	1.2	1.3	1.1	1.1

[0172] Since the silicon organic film which suppressed oxidization was formed from the above-mentioned table 2, it turns out that a resist and high etch selectivity can be taken.

[0173] Four kinds of polysilane of example of comparison 6 example 4 was dissolved in the cyclohexanone, and four kinds of solution ingredients were created. Loadings set any solution to polysilane 8g and cyclohexanone 92g. And the advance condition of oxidization and etch selectivity with a resist were investigated like the example 8.

[0174] By the film created from the above-mentioned table 1 with the solution prepared using the cyclohexanone solvent, it turns out that oxidation is progressing and oxidation of polish RANN is progressing during solution preservation. This is considered because the cyclohexanone has other compounds and the unsaturated bond which is easy to react. Moreover, since oxidization of the silicon organic film is progressing, the above-mentioned table 2 shows that etch selectivity with a resist is falling.

[0175] By using the solvent which does not include an unsaturated bond from the comparison with this example of a comparison and an example shows that storage stability increases and the silicon organic film which suppressed advance of oxidation can be pressed down. Consequently, it becomes possible to maintain etch selectivity with a resist highly, and thickness of a resist can be made thin.

[0176]

[Effect of the Invention] As explained in full detail above, according to the 1st and 2nd modes of this invention, in the three-layer resist method, it is possible by etching the middle class and a lower layer resist collectively, using a resist pattern as a mask to reduce the dimensional change difference which reduces an etching routing counter required by processing of the processed film, and is produced at the time of etching, and to process the processed film with a sufficient dimension controllability. Moreover, according to the 3rd and 4th modes of this invention, in the three-layer resist method, it is possible by etching a lower layer resist and the processed film collectively, using the middle class as a mask to reduce the dimensional change difference which reduces an etching routing counter required by processing of the processed film, and is produced at the time of etching, and to process the processed film with a sufficient dimension controllability.

[Translation done.]

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The sectional view showing the manufacture approach of the semiconductor device concerning the 1st and 2nd modes of this invention in order of a process.

[Drawing 2] The sectional view showing the manufacture approach of the semiconductor device concerning the 1st and 2nd modes of this invention in order of a process.

[Drawing 3] The sectional view showing the manufacture approach of the semiconductor device concerning the 3rd and 4th modes of this invention in order of a process.

[Drawing 4] The sectional view showing the manufacture approach of the semiconductor device concerning the 3rd and 4th modes of this invention in order of a process.

[Drawing 5] The sectional view showing the manufacture approach of the semiconductor device concerning the example 1 of a comparison in order of a process.

[Drawing 6] The sectional view showing the manufacture approach of the semiconductor device concerning the example 1 of a comparison in order of a process.

[Drawing 7] The sectional view showing the result of having carried out SEM observation of the cross-section configuration of the resist pattern in the example 2 of a comparison.

[Drawing 8] The sectional view showing the manufacture approach of the semiconductor device concerning the example 3 of a comparison in order of a process.

[Drawing 9] The sectional view showing the manufacture approach of the semiconductor device concerning the example 3 of a comparison in order of a process.

[Drawing 10] The sectional view showing the manufacture approach of the semiconductor device concerning the example 4 of a comparison in order of a process.

[Drawing 11] The sectional view showing the manufacture approach of the semiconductor device concerning the example 4 of a comparison in order of a process.

[Drawing 12] The sectional view showing the manufacture approach of the semiconductor device concerning the example 5 of a comparison in order of a process.

[Drawing 13] The sectional view showing the manufacture approach of the semiconductor device concerning the example 5 of a comparison in order of a process.

[Description of Notations]

1, 11, 21, 31, 41, 51 -- Silicon substrate

2 22 -- Tungsten film

2a, 22a -- Tungsten pattern

3, 23, 26, 43 -- Lower layer resist film

3a, 23a, 26a, 43a -- Lower layer resist pattern

4 14 -- Amorphous silicon film

4a, 14a -- Amorphous silicon pattern

5, 25, 45 -- The upper resist film

5a, 25a, 45a -- The upper resist film pattern

24 44 -- SiO₂ Film

24a and 44 a--SiO₂ Film pattern

15, 27, 34, 54 -- Resist

15a, 27a, 34a, 54a -- Resist pattern

12, 32, 42, 52 -- TEOS oxide film

12a, 32a, 42a, 52 a--TEOS oxide-film patterns

13 -- Spin-on glass

13a -- Spin-on glass pattern

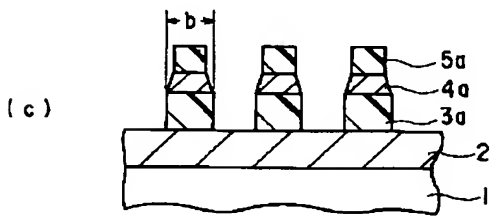
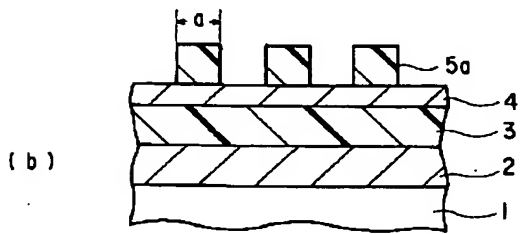
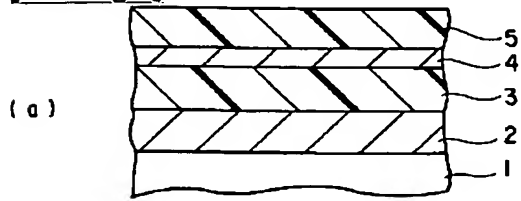
33 53 -- Polish recon film

33a, 53a -- Polysilicon party turn

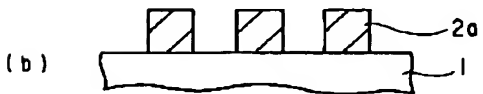
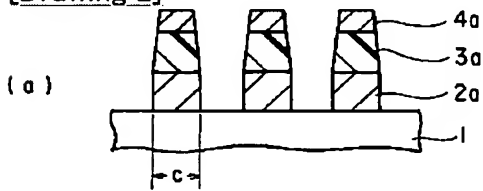
[Translation done.]

DRAWINGS

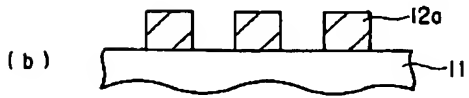
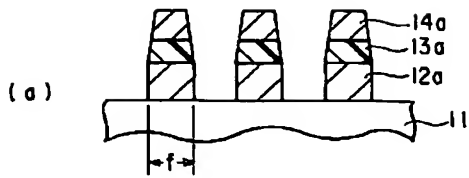
[Drawing 1]



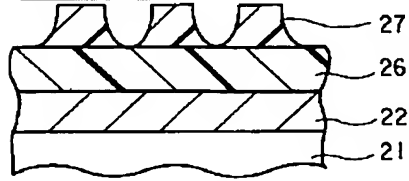
[Drawing 2]



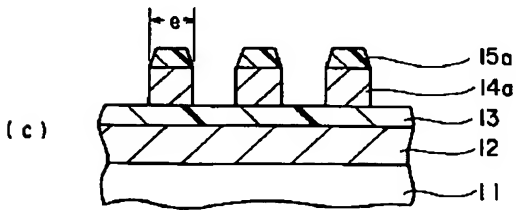
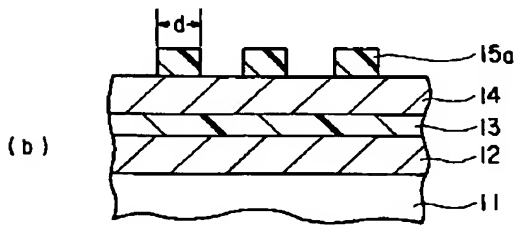
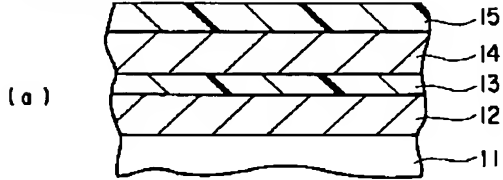
[Drawing 4]



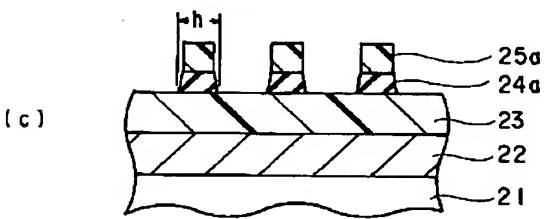
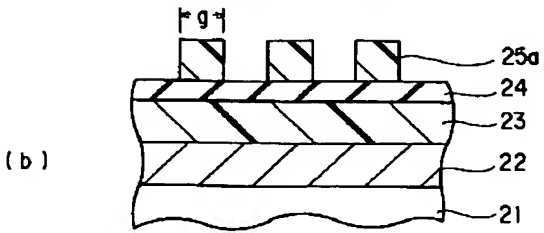
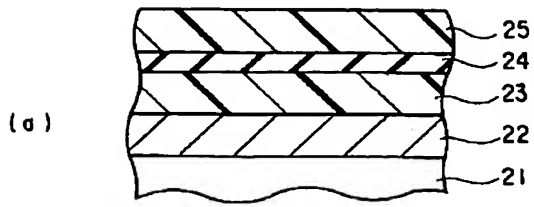
[Drawing 7]



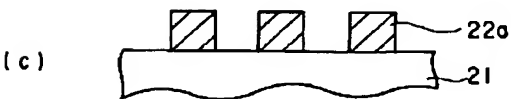
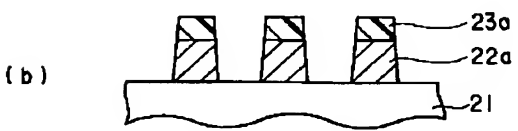
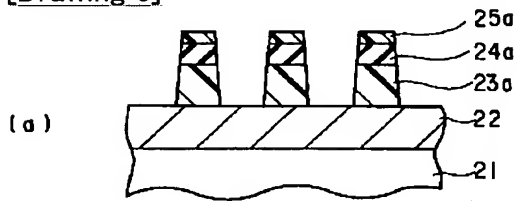
[Drawing 3]



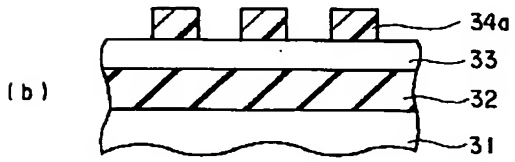
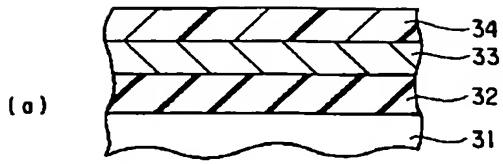
[Drawing 5]



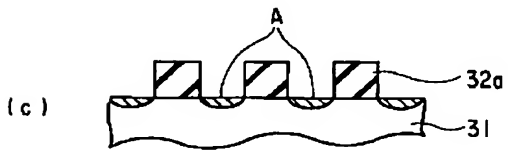
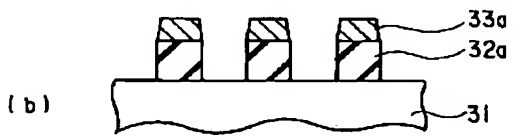
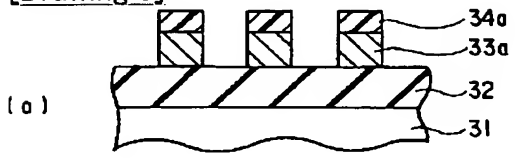
[Drawing 6]



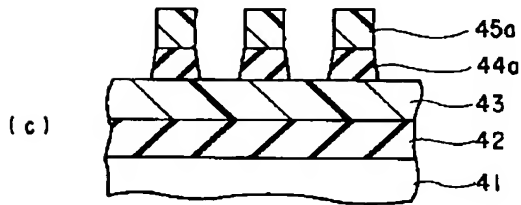
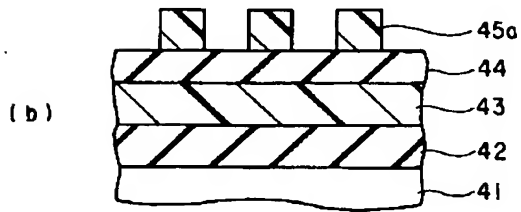
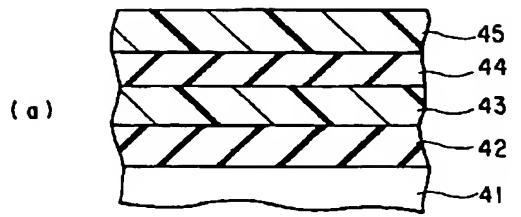
[Drawing 8]



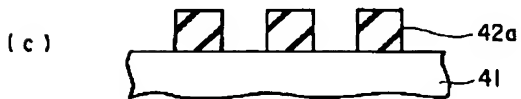
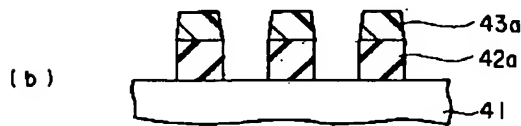
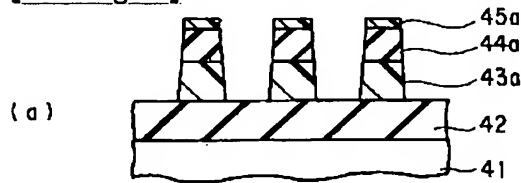
[Drawing 9]



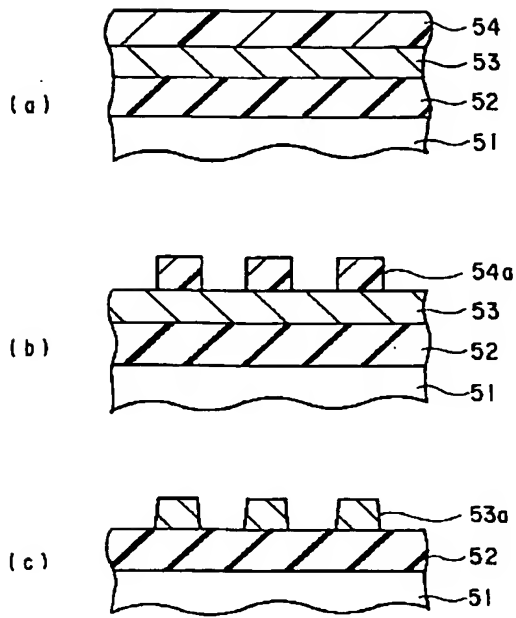
[Drawing 10]



[Drawing 11]



[Drawing 12]



[Drawing 13]

ⓧ ID=000024

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-268526

(43) 公開日 平成10年(1998)10月9日

(51) Int.Cl.⁶

識別記号

F I

G 0 3 F 7/26

5 1 1

G 0 3 F 7/26

5 1 1

H 0 1 L 21/027

H 0 1 L 21/30

5 7 3

21/3065

21/302

H

審査請求 未請求 請求項の数13 F D (全 25 頁)

(21) 出願番号 特願平9-87271

(22) 出願日 平成9年(1997)3月24日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 佐藤 康彦

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内

(74) 代理人 弁理士 鈴江 武彦 (外6名)

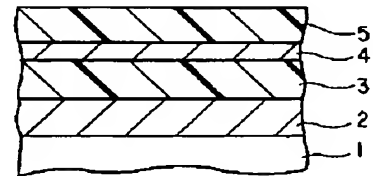
(54) 【発明の名称】 半導体装置の製造方法およびパターン形成方法

(57) 【要約】

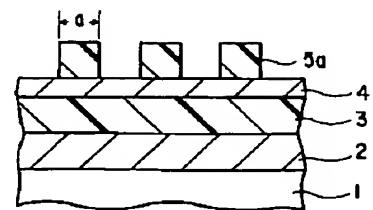
【課題】 3層レジスト法において、エッチング工程数を減らし、かつエッチングで生じる寸法変化差を低減し、寸法制御性よく被加工膜を加工することを可能とする半導体装置の製造方法を提供すること。

【解決手段】 被加工膜上に、主鎖にSi-Si結合を有するポリマーを含むシリコン有機膜、シリコン膜、感光性樹脂膜を順次形成し、感光性樹脂膜をパターンニングしてレジストパターンを形成し、このレジストパターンをエッチングマスクとして用いて、前記シリコン膜および前記シリコン有機膜を一括してエッチングし、前記エッチングにより形成された前記シリコン膜及び前記シリコン有機膜のパターンをエッチングマスクとして用いて前記被加工膜をエッチングし、前記シリコン有機膜を除去することを特徴とする。

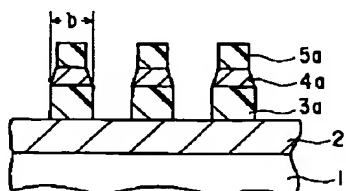
(a)



(b)



(c)



【特許請求の範囲】

【請求項1】 (a) 被加工膜上に、主鎖にSi-Si結合を有する化合物を含むシリコン有機膜を形成する工程と、

(b) 前記シリコン有機膜上にシリコン膜を形成する工程と、

(c) 前記シリコン膜上に感光性樹脂膜を形成する工程と、

(d) 前記感光性樹脂膜に対してパターン露光を行い、レジストパターンを形成する工程と、

(e) 前記レジストパターンをエッチングマスクとして用いて、前記シリコン膜および前記シリコン有機膜を一括してエッチングする工程と、

(g) 前記エッチングにより形成された前記シリコン膜及び前記シリコン有機膜のパターンをエッチングマスクとして用いて、前記被加工膜をエッチングする工程と、

(h) 前記シリコン有機膜を除去する工程と、を具備する半導体装置の製造方法。

【請求項2】 前記被加工膜は、シリコン基板、導電性膜、有機系材料からなる絶縁膜、およびシリコン原子を含む絶縁膜からなる群から選ばれた一種であることを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】 (a) シリコン原子を含む絶縁膜上に、シロキサン結合を有する化合物を含むシリコン有機膜を形成する工程と、

(b) 前記シリコン有機膜上にシリコン膜を形成する工程と、

(c) 前記シリコン膜上に感光性樹脂膜を形成する工程と、

(d) 前記感光性樹脂膜に対してパターン露光を行い、レジストパターンを形成する工程と、

(e) 前記レジストパターンをエッチングマスクとして用いて、前記シリコン膜をエッチングする工程と、

(g) 前記エッチングにより形成された前記シリコン膜のパターンをエッチングマスクとして用いて、前記シリコン有機膜と前記シリコン原子を含む絶縁膜を一括してエッチングする工程と、

(h) 前記シリコン有機膜を除去する工程と、を具備する半導体装置の製造方法。

【請求項4】 前記シリコン有機膜は、シロキサン結合を有する化合物を有機溶剤に溶解して得た溶液を塗布した後、ベーキングすることにより形成される請求項3に記載の半導体装置の製造方法。

【請求項5】 前記シリコン有機膜は、Si-Si結合を主鎖に有する化合物を有機溶剤に溶解して得た溶液を塗布し、ベーキングし、酸素の存在する雰囲気下で加熱するかまたはエネルギービームを照射することにより形成される請求項3に記載の半導体装置の製造方法。

【請求項6】 (a) シリコン原子を含む絶縁膜上に、シロキサン結合を有する化合物を含む第1のシリコン有

機膜を形成する工程と、

(b) 前記第1のシリコン有機膜上に、主鎖にSi-Si結合を有する化合物を含む第2のシリコン有機膜を形成する工程と、

(c) 前記第2のシリコン有機膜上に感光性樹脂膜を形成する工程と、

(d) 前記感光性樹脂膜に対してパターン露光を行い、レジストパターンを形成する工程と、

(e) 前記レジストパターンをエッチングマスクとして用いて、前記第2のシリコン有機膜をエッチングする工程と、

(g) 前記エッチングにより形成された前記第2のシリコン有機膜のパターンをエッチングマスクとして用いて、前記第1のシリコン有機膜および前記シリコン原子を含む絶縁膜を一括してエッチングする工程と、

(h) 前記第1のシリコン有機膜を除去する工程と、を具備する半導体装置の製造方法。

【請求項7】 前記第1のシリコン有機膜は、シロキサン結合を有する化合物を有機溶剤に溶解して得た溶液を塗布した後、ベーキングすることにより形成される請求項6に記載の半導体装置の製造方法。

【請求項8】 前記第1のシリコン有機膜は、Si-Si結合を主鎖に有する化合物を有機溶剤に溶解して得た溶液を塗布し、ベーキングし、酸素の存在する雰囲気下で加熱するかまたは紫外光を照射することにより形成される請求項6に記載の半導体装置の製造方法。

【請求項9】 前記主鎖にSi-Si結合を有する化合物は、ポリシランまたはポリシレンである請求項1、5、6および8のいずれかの項に記載の半導体装置の製造方法。

【請求項10】 前記工程(e)または(g)は、反応性プラズマエッチング、マグネトロン反応性プラズマエッチング、電子ビームプラズマエッチング、TCPエッチング、ICPエッチング、またはECRプラズマエッチングにより行われる請求項1、3および6のいずれかの項に記載の半導体装置の製造方法。

【請求項11】 前記シリコン原子を含む絶縁膜は、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、またはスピノングラス膜である請求項2、3および6のいずれかの項に記載の半導体装置の製造方法。

【請求項12】 (a) 被加工膜上に、主鎖にSi-Si結合を有する化合物を含むシリコン有機膜を形成する工程と、

(b) 前記シリコン有機膜上に感光性樹脂膜を形成する工程と、

(c) 前記感光性樹脂膜に対してパターン露光を行い、レジストパターンを形成する工程とを具備し、前記シリコン有機膜が、前記主鎖にSi-Si結合を有する化合物と、不飽和結合を含有しない溶媒を少なくとも含む溶液を塗布することによって成膜されることを特徴とする

10

30

40

50

パターン形成方法。

【請求項13】 前記主鎖にSi-Si結合を有する化合物が、前記主鎖のシリコンに水素が結合した化合物であることを特徴とする請求項12に記載のパターン形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置の製造方法に係り、特に、ウェハ基板表面に形成された薄膜の加工方法に関する。

【0002】

【従来の技術】半導体素子の製造工程においては、酸化シリコン膜や窒化シリコン膜のような絶縁膜、配線材料、電極材料等の被加工膜を加工する工程が多く存在する。通常、これら被加工膜の加工は、被加工膜上に感光性樹脂膜を形成し、パターン露光を行なった後、現像工程を経てレジストパターンを形成し、さらに、このレジストパターンをエッチングマスクとして用いて、被加工膜をドライエッチングすることによりなされる。

【0003】近年、LSIの集積度の増加に伴うパターンの微細化により、パターンを形成するのに必要な解像性、露光量裕度、或はフォーカス裕度の不足が生じ、感光性樹脂の膜厚をできるだけ薄くし、これらのプロセスマージンを向上させる必要が生じている。しかしながら、感光性樹脂膜の薄膜化は、レジストのドライエッチング耐性の低下を招き、エッチング途中でレジストパターンが削れてなくなるという問題が生じる。

【0004】この問題を解決するために、被加工膜上にノブラック樹脂等の樹脂膜を下層レジストとして形成し、下層レジスト上に形成したレジストパターンを下層レジストに転写し、下層レジストをエッチングマスクとして用いて被加工膜を加工する3層レジスト法や2層レジスト法といったパターン転送方法が従来から用いられている。

【0005】以下、3層レジスト法について、図5、6を参照して説明する。まず、基板21上に形成された被加工膜22上に下層レジスト23、中間層24、上層レジスト25を順次形成し(図5(a))、上層レジスト25に対してパターン露光を行ない、レジストパターン25aを形成する(図5(b))。次いで、上層レジストパターン25aをエッチングマスクとして用いて、ドライエッチング法により中間層24をエッチングし(図5(c))、得られた中間層パターン24aをエッチングマスクとして用いて、下層レジスト23をエッチングする(図6(a))。

【0006】以上の方法で上層レジストパターン25aを下層レジスト23にパターン転写し、下層レジストパターン23aをエッチングマスクとして用いて、被加工膜22をエッチングする(図6(b))。そして、下層レジストパターン23aを被加工膜から選択的に剥離す

る(図6(c))。

【0007】しかしながら、この3層レジスト法では、上層レジストパターン25aを下層レジスト23にパターン転写するまでに、2回のエッチング工程が必要である。そのため、プロセスコストがかかるとともに、エッチング工程毎に生じる寸法変換差を無視することができなくなり、被加工膜を所望の寸法に加工することが困難であった。

【0008】また、2層レジスト法では、被加工膜上に下層レジスト、シリコン含有レジストを順次形成し、シリコン含有レジストに対してパターン露光を行ってレジストパターンを形成し、このレジストパターンをマスクして用いて、下層レジストをエッチングする。この方法では、3層レジスト法と比べると工程数を減らすことができるが、シリコン含有レジストを用いているため、通常のレジストを用いた場合と比べ、解像度が低下するという問題があった。

【0009】

【発明が解決しようとする課題】本発明は、以上の事情に鑑みてなされ、3層レジスト法において、エッチング工程数を減らし、かつエッチングで生じる寸法変化差を低減し、寸法制御性よく被加工膜を加工することを可能とする半導体装置の製造方法を提供することを目的とする。

【0010】本発明の他の目的は、3層レジスト法において、エッチング工程数を減らし、かつエッチングで生じる寸法変化差を低減し、寸法制御性よく被加工膜を加工することを可能とするパターン形成方法を提供することにある。

【0011】

【課題を解決するための手段】上記課題を解決するため、本発明(請求項1)は、(a)被加工膜上に、主鎖にSi-Si結合を有する化合物を含むシリコン有機膜を形成する工程と、(b)前記シリコン有機膜上にシリコン膜を形成する工程と、(c)前記シリコン膜上に感光性樹脂膜を形成する工程と、(d)前記感光性樹脂膜に対してパターン露光を行い、レジストパターンを形成する工程と、(e)前記レジストパターンをエッチングマスクとして用いて、前記シリコン膜および前記シリコン有機膜を一括してエッチングする工程と、(g)前記エッチングにより形成された前記シリコン膜及び前記シリコン有機膜のパターンをエッチングマスクとして用いて、前記被加工膜をエッチングする工程と、(h)前記シリコン有機膜を除去する工程と、を具備する半導体装置の製造方法を提供する。

【0012】本発明(請求項2)は、上述の半導体装置の製造方法(請求項1)において、前記被加工膜は、シリコン基板、導電性膜、有機系材料からなる絶縁膜、およびシリコン原子を含む絶縁膜からなる群から選ばれた一種であることを特徴とする。

【0013】本発明（請求項3）は、（a）シリコン原子を含む絶縁膜上に、シロキサン結合を有する化合物を含むシリコン有機膜を形成する工程と、（b）前記シリコン有機膜上にシリコン膜を形成する工程と、（c）前記シリコン膜上に感光性樹脂膜を形成する工程と、

（d）前記感光性樹脂膜に対してパターン露光を行い、レジストパターンを形成する工程と、（e）前記レジストパターンをエッチングマスクとして用いて、前記シリコン膜をエッチングする工程と、（g）前記エッチングにより形成された前記シリコン膜のパターンをエッチングマスクとして用いて、前記シリコン有機膜と前記シリコン原子を含む絶縁膜を一括してエッチングする工程と、（h）前記シリコン有機膜を除去する工程とを具備する半導体装置の製造方法を提供する。

【0014】本発明（請求項4）は、上述の半導体装置の製造方法（請求項3）において、前記シリコン有機膜は、シロキサン結合を有する化合物を有機溶剤に溶解して得た溶液を塗布した後、ベーキングすることにより形成されることを特徴とする。

【0015】本発明（請求項5）は、上述の半導体装置の製造方法（請求項3）において、前記シリコン有機膜は、 $\text{Si}-\text{Si}$ 結合を主鎖に有する化合物を有機溶剤に溶解して得た溶液を塗布し、ベーキングし、酸素の存在する雰囲気下で加熱するかまたはエネルギービームを照射することにより形成されることを特徴とする。

【0016】本発明は、上述の半導体装置の製造方法（請求項1～5）において、前記シリコン有機膜の膜厚は、10～5000nmであることを特徴とする。

【0017】本発明は、上述の半導体装置の製造方法（請求項1～5）において、前記シリコン膜は、アモルファスシリコンまたはポリシリコンであることを特徴とする。

【0018】本発明は、上述の半導体装置の製造方法（請求項1～5）において、前記シリコン膜の膜厚は、10～5000nmであることを特徴とする。

【0019】本発明は、上述の半導体装置の製造方法（請求項1～5）において、前記シリコン有機膜の除去は、溶剤を用いて行われることを特徴とする。

【0020】本発明（請求項6）は、（a）シリコン原子を含む絶縁膜上に、シロキサン結合を有する化合物を含む第1のシリコン有機膜を形成する工程と、（b）前記シリコン有機膜上に、主鎖に $\text{Si}-\text{Si}$ 結合を有する化合物を含む第2のシリコン有機膜を形成する工程と、（c）前記第2のシリコン有機膜上に感光性樹脂膜を形成する工程と、（d）前記感光性樹脂膜に対してパターン露光を行い、レジストパターンを形成する工程と、

（e）前記レジストパターンをエッチングマスクとして用いて、前記第2のシリコン有機膜をエッチングする工程と、（g）前記エッチングにより形成された前記第2のシリコン有機膜のパターンをエッチングマスクとして

用いて、前記第1のシリコン有機膜および前記シリコン原子を含む絶縁膜を一括してエッチングする工程と、

（h）前記第1のシリコン有機膜を除去する工程とを具備する半導体装置の製造方法を提供する。

【0021】本発明（請求項7）は、上述の半導体装置の製造方法（請求項6）において、前記第1のシリコン有機膜は、シロキサン結合を有する化合物を有機溶剤に溶解して得た溶液を塗布した後、ベーキングすることにより形成されることを特徴とする。

【0022】本発明（請求項8）は、上述の半導体装置の製造方法（請求項6）において、前記第1のシリコン有機膜は、 $\text{Si}-\text{Si}$ 結合を主鎖に有する化合物を有機溶剤に溶解して得た溶液を塗布し、ベーキングし、酸素の存在する雰囲気下で加熱するかまたは紫外光を照射することにより形成されることを特徴とする。

【0023】本発明は、上述の半導体装置の製造方法（請求項1～8）において、前記シリコン有機膜の除去は、溶剤を用いて行われることを特徴とする。

【0024】本発明（請求項9）は、上述の半導体装置の製造方法（請求項1、5、6、8）において、前記主鎖に $\text{Si}-\text{Si}$ 結合を有する化合物は、ポリシランまたはポリシレンであることを特徴とする。

【0025】本発明（請求項10）は、上述の半導体装置の製造方法（請求項1、3、6）において、前記工程（e）または（g）は、反応性プラズマエッチング、マグネトロン反応性プラズマエッチング、電子ビームプラズマエッチング、TCPエッチング、ICPエッチング、またはECRプラズマエッチングにより行われることを特徴とする。

【0026】本発明（請求項11）は、上述の半導体装置の製造方法（請求項2、3、6）において、前記シリコン原子を含む絶縁膜は、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、またはスピノングラス膜であることを特徴とする。

【0027】本発明は、上述の半導体装置の製造方法（請求項1、3、6）において、前記工程（d）のパターン露光が、少なくとも電子ビームによる露光工程を含むことを特徴とする。

【0028】本発明（請求項12）は、（a）被加工膜上に、主鎖に $\text{Si}-\text{Si}$ 結合を有する化合物を含むシリコン有機膜を形成する工程と、（b）前記シリコン有機膜上に感光性樹脂膜を形成する工程と、（c）前記感光性樹脂膜に対してパターン露光を行い、レジストパターンを形成する工程とを具備し、前記シリコン有機膜が、前記主鎖に $\text{Si}-\text{Si}$ 結合を有する化合物と、不飽和結合を含有しない溶媒を少なくとも含む溶液を塗布することによって成膜されることを特徴とするパターン形成方法を提供する。

【0029】本発明（請求項13）は、上述のパターン形成方法（請求項12）において、前記主鎖に $\text{Si}-\text{Si}$

10

20

30

40

50

i結合を有する化合物が、前記主鎖のシリコンに水素が結合した化合物であることを特徴とする。

【0030】以下、本発明の半導体装置の製造方法について、より詳細に説明する。

【0031】最初に、本発明の第1の態様に係る半導体装置の製造方法について、図1、2を参照して説明する。

【0032】図1(a)に示すように、被加工膜2(例えばシリコン基板1上に形成された導電性膜2)上に、主鎖にSi-Si結合を有する化合物を含むシリコン有機膜3、シリコン膜4、感光性樹脂膜5を順次形成する。以下、各材料および成膜方法について説明する。

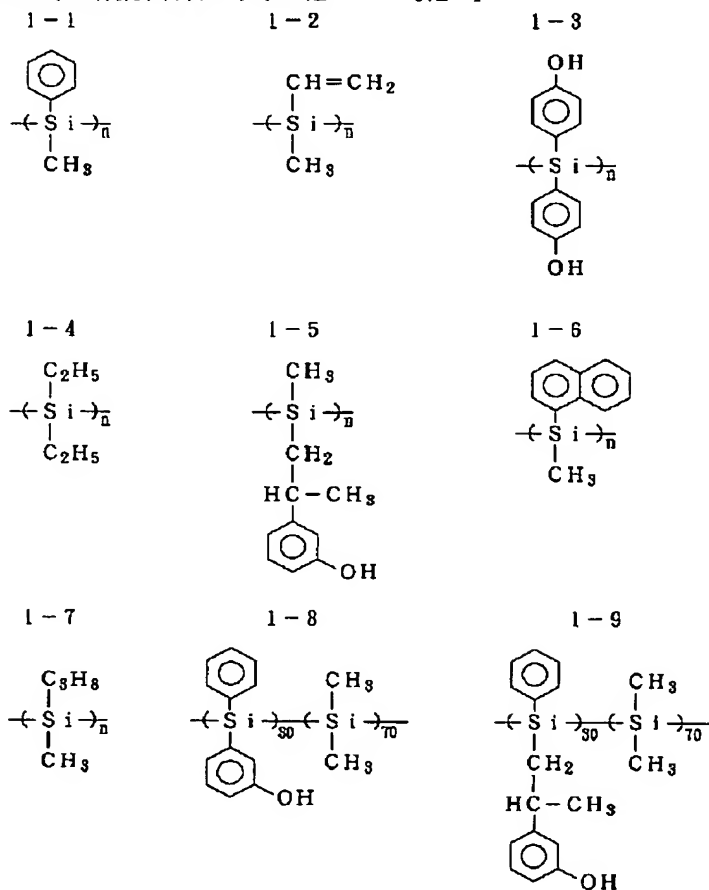
【0033】被加工膜としては、シリコン基板、シリコン基板上に成膜された配線材料、電極材料等からなる導電性膜、ポリイミド、SOG等の有機系材料からなる絶

縁膜、またはブランクマスク材等を用いることができる。

【0034】まず、被加工膜2上に、下層レジストとして主鎖にSi-Si結合を有する化合物を含むシリコン有機膜3を以下の手順で形成する。即ち、Si-Si結合を主鎖に有する化合物を有機溶剤に溶解し、溶液材料を作成する。Si-Si結合を主鎖に有する化合物としては、例えば下記化学式1-1~1-19、および2-1~2-1-13に示すポリシラン、ポリシレン等を挙げるができる。なお、これらの化学式中のn、mは、正の整数を表わす。これらの化合物の分子量は、特に限定されないが、好ましくは200~100,100、より好ましくは500~30,000がよい。

【0035】

【化1】



【0036】

【化2】

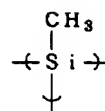
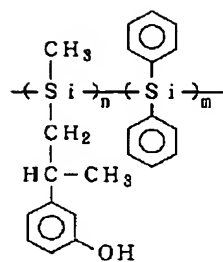
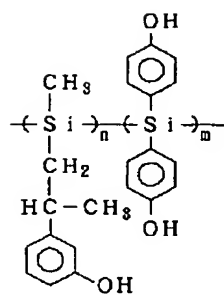
9

10

1-10

1-11

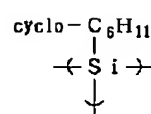
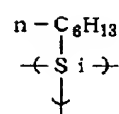
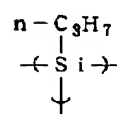
1-12



1-13

1-14

1-15

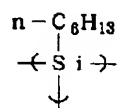
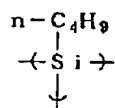
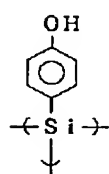
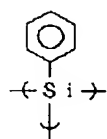


1-16

1-17

1-18

1-19



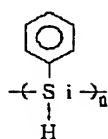
【0037】

【化3】

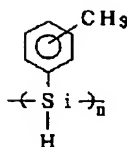
11

12

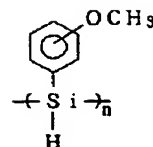
2-1



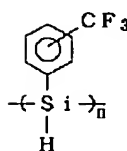
2-2



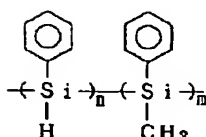
2-3



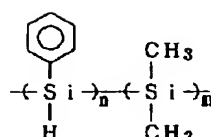
2-4



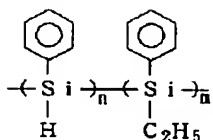
2-5



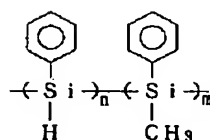
2-6



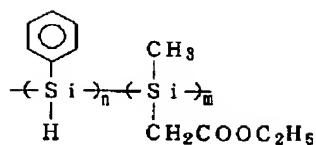
2-7



2-8



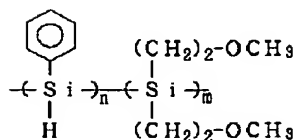
2-9



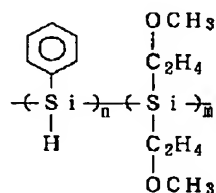
【0038】

【化4】

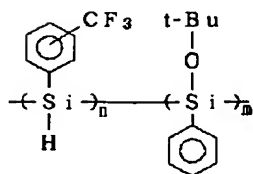
2-10



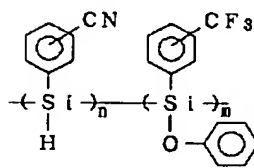
2-11



2-12



2-13



【0039】化合物は、一種類に限ることなく、数種類の化合物を混合してもよい。また、必要に応じて、貯蔵安定性をはかるために熱重合防止剤、基板等の密着性を向上させるために密着性向上剤を添加してもよい。有機溶剤としては、化合物を溶解するものであれば、特に限定されないが、例えば、アセトン、メチルエチルケト

ン、メチルイソブチルケトン、シクロヘキサノン等のケトン系溶剤、メチルセロソルブ、メチルセロソルブアセテート、エチルセロソルブアセテート等のセロソルブ系溶剤、酢酸ブチル、酢酸イソアミル等のエステル系溶剤、アニソール等のエーテル系溶剤などの極性溶剤、トルエン、キシレン、ナフサ、クメン等の無極性溶剤が挙

げられる。

【0040】より好ましくは不飽和結合を含まない溶媒は、例えばアニソール、トルエン、キシレン、ナフサ、クメン等が好ましい。その理由は、不飽和結合は前記Si-Si結合を主鎖に有する化合物と反応し、溶媒中の酸素がシリコンと結合し、酸化反応が進行する。特に、前記化合物として、例えば上述の化学式2-1~2-9に示す、主鎖のシリコンに水素が結合した化合物を用いた場合、前記水素基と溶媒に含まれる不飽和結合の反応が高いため、酸化が起りやすい。従って、溶媒として不飽和結合を含まないものを使用することによって、溶液中での酸化の進行を抑えることができる。

【0041】以上の方法で溶液材料を作成し、被加工膜2上にスピンコーティング法で塗布した後、ベーキングすることで溶剤を気化し、シリコン有機膜3を成膜する。シリコン有機膜3の膜厚は、10~5000nm程度が好ましい。

【0042】次いで、中間層としてシリコン膜4をシリコン有機膜3上に形成する。シリコン膜4の膜厚は、10~5000nm程度が好ましい。シリコン膜4としては、アモルファスシリコン、ポリシリコンの他に、これらのシリコン膜にP、B、Asをドーブしたn型ポリシリコン、p型ポリシリコンも含まれる。

【0043】次に、上層レジストとして感光性樹脂膜5をシリコン膜上に形成する。感光性樹脂膜5の種類としては、可視光、紫外光、X線、電子ビームなどのエネルギービームによりパターンニング可能な組成物であれば、特に限定はされない。感光性樹脂膜5の膜厚は、好ましくは10~5000nm、より好ましくは50~1000nmがよいが、露光時の解像性、フォーカス裕度、または露光量裕度を向上させるために、できるだけ薄い方がよい。

【0044】これらの感光性樹脂膜は、目的に応じて、ポジ型またはネガ型を選択して使用することができる。具体的には、ポジ型のレジストとしては、例えば、ナフトキノンジアジドとノボラック樹脂とからなるレジスト(IX-770、日本合成ゴム社製)、t-BOCで保護したポリビニルフェノール樹脂とオニウム塩とからなる化学増幅型レジスト(APEX-E、シップレー社製)などが挙げられる。また、ネガ型のレジストとしては、例えば、ポリビニルフェノールとメラミン樹脂および光酸発生剤からなる化学増幅型レジスト(XP-89131、シップレー社製)、ポリビニルフェノールとビスアジド化合物とからなるレジスト(RD-2000D、日立化成社製)などが挙げられるが、これらに限定されるものではない。

【0045】レジスト膜5中に発生する定在波により、レジストパターン5aの寸法制御性が劣化するのを防ぐために、感光性樹脂中に、紫外光を吸収するクマリン、クルクミン等の染料を添加して、レジスト膜5の透明度

を低下させてもよい。また、レジスト膜5上に上層反射防止膜を形成し、レジスト膜と空気との界面での光反射を低下させることで、レジスト膜中で発生する定在波を抑えてもよい。このような上層反射防止膜として、例えば、ヘキスト社製Aquatara等を挙げることができる。

【0046】図1(b)に示すように、感光性樹脂膜5をパターンニングしてレジストパターン5aを形成する。所望のパターンをもったマスクを通して露光光である可視光、紫外光などのエネルギービームを感光性樹脂膜5に対して照射する。露光光を照射するための光源としては、水銀灯、XeF(波長=351nm)、XeCl(波長=308nm)、KrF(波長=248nm)、KrCl(波長=222nm)、ArF(波長=193nm)、F2(波長=151nm)等のエキシマレーザーを挙げることができる。なお、露光光にはX線、或いは電子ビームを用いてもよい。

【0047】露光後の感光性樹脂膜5は、テトラメチルアンモニウムヒドロキシド、コリン等の有機アルカリ水溶液、水酸化ナトリウム、水酸化カリウム等の無機アルカリ水溶液、キシレン、アセトンの有機溶媒を用いて現像処理が施され、レジストパターン5aが形成される。

【0048】図1(c)に示すように、レジストパターン5aをエッチングマスクとして用いて、シリコン膜4及びシリコン有機膜3を一括してエッチングする。

【0049】エッチング装置としては、例えば、反応性プラズマエッチング方式、マグネトロン反応性プラズマエッチング方式、電子ビームプラズマエッチング方式、TCPエッチング方式、ICPエッチング方式、或いはECRプラズマエッチング方式等のエッチング装置を使用することができる。

【0050】ソースガスとしては、SF₆、NF₃、F₂、CF₄、CF₃Cl、CF₂Cl₂、CF₃Br、CCl₄、C₂F₅Cl₂、C₂F₆、CHF₃、SiF₄、Br₂、I₂、SF₄、HBr、HI、Cl₂等のハロゲン系ガスの中の少なくとも1種、またはこれらのガス系にAr、N₂、H₂を添加したガス系を挙げることができる。これらのソースガスをエッチャントとして用いることにより、シリコン膜4及びシリコン有機膜3のエッチングを一括して行なうことができる。

【0051】また、これらのエッチャントを用いることにより、レジストに対するシリコン膜4及びシリコン有機膜3のエッチング選択比を高くとることができ、寸法制御性よく、シリコン膜4及びシリコン有機膜3のエッチングを行なうことができる。これは、これらのエッチャントがレジスト膜中に含まれる原子と、揮発性生成物を生成する反応が起こりにくいのにに対して、シリコン膜4及びシリコン有機膜3に含まれるシリコンとは化学反応を起こし、揮発性生成物が生じ、揮発していくことによる。特に、Cl₂またはHBrを含むソースガスを用

いることが好ましく、これらのソースガスを用いることにより、シリコン膜4及びシリコン有機膜3を高選択比でエッチングすることができる。その結果、被加工膜2をエッチングする際に必要な膜厚をもったシリコン膜4及びシリコン有機膜3を、薄い膜厚のレジストパターン5aでエッチングすることができる。

【0052】図2(a)に示すように、以上の方法で形成したシリコン有機膜パターン3a、シリコン膜パターン4aをエッチングマスクとして用いて、被加工膜2をエッチングする。

【0053】被加工膜2のエッチング終了後、有機溶剤により、シリコン有機膜パターン3aを剥離する。シリコン有機膜パターン3a上にシリコン膜パターン4a或いはレジストパターン5aが残っている場合でも、下層のシリコン有機膜パターン3aを溶解除去することで、一緒に剥離することができる(図2(b))。

【0054】シリコン有機膜の剥離に使用可能な有機溶剤としては、アセトン、メチルエチルケトン、メチルイソブチルケトン、シクロヘキサノン等のケトン系溶剤、メチルセロソルブ、メチルセロソルブアセテート、エチルセロソルブアセテート等のセロソルブ系溶剤、酢酸エチル、酢酸ブチル、酢酸イソアミル等のエステル系溶剤、アニソール等のエーテル系溶剤などの極性溶剤、トルエン、キシレン、ナフサ、クメン等の無極性溶剤が挙げられる。

【0055】前記シリコン有機膜が酸性を示す場合は、テトラメチルアンモニウムヒドロキシド、コリン等の有機アルカリ水溶液、水酸化カリウム等の無機アルカリ水溶液といったアルカリ溶液で溶解除去することができる。また、シリコンの有機膜に対して高エネルギービームを照射して主鎖のSi-Si結合をシロキサン結合に変えて、フッ酸、バッファフッ酸、またはアセトン、メタノール、エタノール、イソプロパノール等の極性溶媒で溶解除去してもよい。

【0056】本発明の方法において、下層レジストとして使用される有機シリコン膜は、従来から3層レジストの下層レジストとして使用されてきたノボラック樹脂等の樹脂膜と同様の有機ポリマーであるため、これらの有機溶剤により、被加工膜に対し選択的に剥離することが可能である。

【0057】以上のようにして、中間層と下層レジストを一括してエッチングすることが可能となったため、被加工膜の加工までに必要なエッチングの工程数を減らすことができた。その結果、プロセスコストが低減されたばかりでなく、エッチング毎に生じる寸法変換差を小さくすることができ、所望の寸法で被加工膜をエッチング加工することが可能となった。

【0058】本発明の第2の態様に係る半導体装置の製造方法は、被加工膜として、シリコン原子を含む絶縁膜を用いるものであり、各工程は、上述の第1の態様と同

様である。なお、シリコン原子を含む絶縁膜としては、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、またはスピノングラス膜を用いることができる。

【0059】ここで、酸化シリコン膜のエッチング方法について説明する。エッチング装置としては、例えば、反応性プラズマエッチング方式、マグネトロン反応性プラズマエッチング方式、電子ビームプラズマエッチング方式、TCPエッチング方式、ICPエッチング方式、或いはECRプラズマエッチング方式等のエッチング装置を使用することができる。

【0060】ソースガスとしては、シリコン膜及びシリコン有機膜に対する酸化シリコン膜のエッチング選択比がとれるものであれば、特に限定されないが、例えばSF₆、NF₃、CF₄、C₄F₈、CHF₃、C₂F₆、C₃F₈等の弗素を含むガス系の中の少なくとも1種、またはこれらのガス系にAr、N₂、H₂、CO、O₂を添加したガス系を挙げることができる。

【0061】これらのソースガスを用いてエッチングを行うと、シリコン膜およびシリコン有機膜の表面には重合膜が堆積するが、絶縁膜の表面には堆積しにくく、絶縁膜はシリコン膜および前記シリコン有機膜と比べてエッチングしやすくなる。

【0062】その結果、これらのソースガスを酸化シリコン膜のエッチングに用いることで、酸化シリコン膜の加工に必要な高い選択比を容易に得ることができ、寸法制御性よく、酸化シリコン膜のエッチングを行なうことができる。この時、シリコン膜或はシリコン有機膜の表面で重合膜の堆積が顕著となり、エッチング形状が劣化する場合は、例えば、ソースガスにアルゴンを添加するか、又は酸素を添加することによって重合膜を除去することが好ましい。

【0063】以上、被加工膜が酸化シリコン膜の場合について説明したが、窒化シリコン膜、酸化窒化シリコン膜およびスピノングラス膜の場合でも、酸化シリコン膜の場合と同様に、シリコン膜及びシリコン有機膜とのエッチング選択比を大きくとることができる。

【0064】次に、シリコン有機膜を第1の態様に係る方法と同様にして剥離することができる。この時、シリコン膜、レジストパターンがシリコン有機膜上に残っている場合でも、シリコン有機膜を溶解除去することで、一緒に剥離することができる。

【0065】次に、図3および図4を参照して、本発明の第3の態様に係る半導体装置の製造方法について説明する。

【0066】ウェハー基板11上に形成された被加工膜であるシリコン原子を含む絶縁膜12、例えば酸化シリコン膜または窒化シリコン膜上に、シロキサン結合を有する化合物を含むシリコン有機膜13を下層レジストとして形成する。シリコン有機膜13の膜厚は特に限定されないが、好ましくは10~5000nmがよい。シリ

10

20

30

40

50

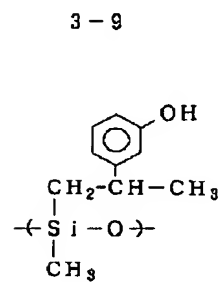
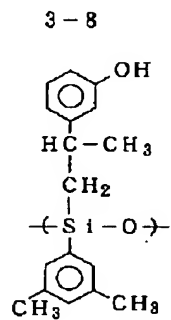
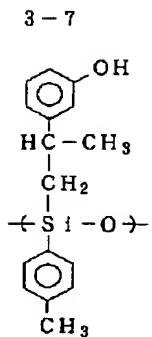
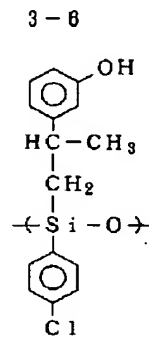
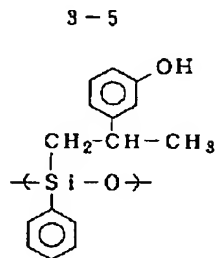
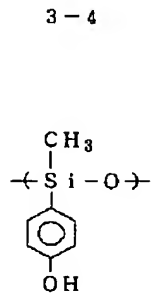
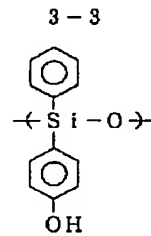
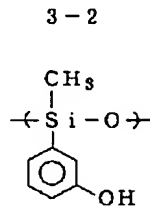
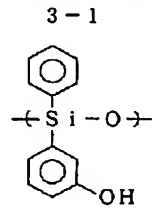
コン有機膜13は、次の1)、2)の2通りの方法で形成することができる。

【0067】1) シロキサン結合を有する化合物を有機溶剤に溶解し、溶液材料を作成する。シロキサン結合を主鎖に有する化合物としては、例えば下記式3-1～3-24に示すポリシロキサンを挙げることができる。これらの化学式中のnは、正の整数である。これらの化合物の分子量は特に限定されないが、好ましくは200～

100,000、特に好ましくは500～30,000がよい。化合物は一種類に限ることなく、数種類の化合物を混合してもよい。また、必要に応じて貯蔵安定性を高めるために熱重合防止剤、基板等の密着性を向上させるために密着性向上剤を添加してもよい。

【0068】

【化5】

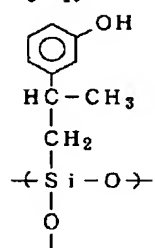


【0069】

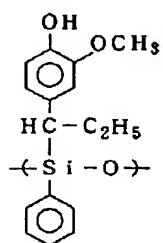
【化6】

19

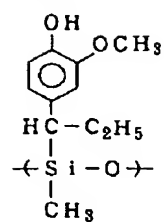
3-10



3-11

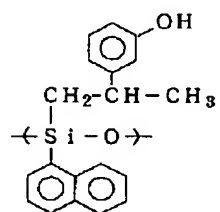


3-12

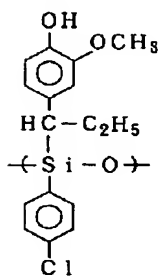


20

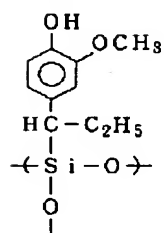
3-13



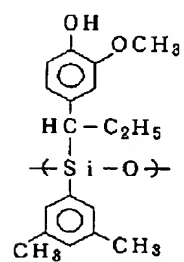
3-14



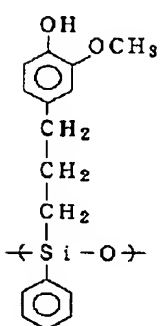
3-15



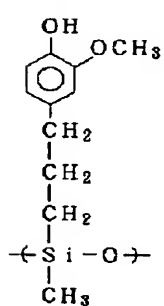
3-16



3-17

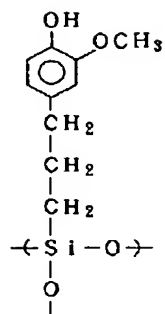


3-18

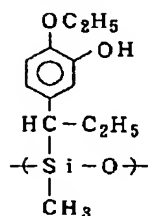


21

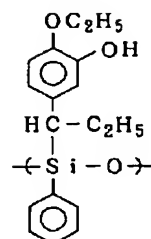
3-19



3-20

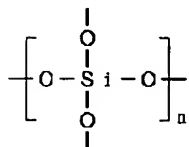


3-21

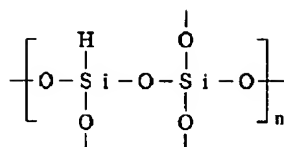


22

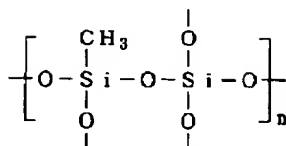
3-22



3-23



3-24



【0071】有機溶剤としては、化合物を溶解するものであれば特に限定されないが、例えば、アセトン、メチルエチルケトン、メチルイソブチルケトン、シクロヘキサノン等のケトン系溶剤、メチルセロソルブ、メチルセロソルブアセテート、エチルセロソルブアセテート等のセロソルブ系溶剤、酢酸エチル、酢酸ブチル、酢酸イソアミル等のエステル系溶剤、アニソール等のエーテル系溶剤などの極性溶剤、トルエン、キシレン、ナフサ、クメン等の無極性溶剤が挙げられる。

【0072】以上の方法で溶液材料を作成し、被加工膜上にスピンコーティング法で溶液材料を塗布した後、ベーキングして溶剤を気化することにより、シリコン有機膜を成膜することができる。

【0073】2) Si-Si 結合を主鎖に有する化合物を有機溶剤に溶解して溶液材料を作成する。Si-Si 結合を主鎖に有する化合物としては、例えば下記式4-1~4-9に示すポリシラン或いはポリシレンを挙げることができる。これらの化合物の分子量は特に限定されないが、好ましくは200~100,000、特に好ましくは500~30,000がよい。化合物は、一種類に限ることなく、数種類の化合物を混合してもよい。また、必要に応じて貯蔵安定性をはかるために熱重合防止剤、基板等の密着性を向上させるために密着性向上剤を添加してもよい。

【0074】有機溶剤としては、化合物を溶解するものであれば特に限定されないが、例えば、アセトン、メチ

ルエチルケトン、メチルイソブチルケトン、シクロヘキサノン等のケトン系溶剤、メチルセロソルブ、メチルセロソルブアセテート、エチルセロソルブアセテート等のセロソルブ系溶剤、酢酸エチル、酢酸ブチル、酢酸イソアミル等のエステル系溶剤などの極性溶剤、トルエン、キシレン等の無極性溶剤が挙げられる。

【0075】以上の方法で溶液材料を作成し、被加工膜上にスピンコーティング法で溶液材料を塗布した後、ベーキングして溶剤を気化することにより、シリコン有機膜13を成膜する。次いで、酸素の存在する雰囲気下で50℃~1000℃の範囲の温度でベーキングを行なうか、酸素の存在する雰囲気下で高エネルギービームを照射することで、シリコンとシリコンの結合を酸化させ、シロキサン結合を形成することができる。高エネルギービームとしては、紫外光、電子ビーム、イオンビーム、X線を挙げることができる。

【0076】以上のように形成したシリコン有機膜13の膜厚は、10~5000nm程度が好ましい。

【0077】次に、中間層としてシリコン膜14をシリコン有機膜13上に形成する。シリコン膜14の膜厚は、10~5000nm程度が好ましい。シリコン膜14としては、アモルファスシリコン、ポリシリコンの他に、これらのシリコン膜にP、B、Asをドーピングしたn型ポリシリコン、p型ポリシリコンも含まれる。

【0078】次に、上層レジストとして、感光性樹脂膜15をシリコン膜14上に形成する(図3(a))。感

30

40

50

光性樹脂膜15の種類としては、可視光、紫外光、X線、電子ビームなどのエネルギービームによりパターンニング可能な組成物であれば、特に限定されない。感光性樹脂膜15の膜厚は、10～5,000nmさらには50～1000nmが好ましいが、露光時の解像性、フォーカス裕度、或は露光量裕度を向上させるために、できるだけ薄い方がよい。また、これらの感光性樹脂膜は、目的に応じて、ポジ型またはネガ型を選択して使用することができる。

【0079】具体的な感光性樹脂の例は、ポジ型のレジストとしては、例えば、ナフトキノンジアジドとノボラック樹脂とからなるレジスト（IX-770、日本合成ゴム社製）、*t*-BOCで保護したポリビニルフェノール樹脂とオニウム塩とからなる化学増幅型レジスト（APEX-E、シップレー社製）などが挙げられる。また、ネガ型のレジストとしては、例えば、ポリビニルフェノールとメラミン樹脂及び光酸発生剤からなる化学増幅型レジスト（XP-89131、シップレー社製）、ポリビニルフェノールとビスアジド化合物とからなるレジスト（RD-2000D、日立化成社製）などが挙げられる。しかし、これらに限定されるものではない。

【0080】レジスト膜中に発生する定在波によりレジストパターンの寸法制御性が劣化するのを防ぐために、感光性樹脂膜中に紫外光を吸収するクリマン、クルクミン等の染料を添加して、レジスト膜の透明度を低下させてもよい。また、レジスト膜上に上層反射防止膜を形成し、レジスト膜と空気との界面での光反射を低下させることで、レジスト膜中で発生する定在波を抑えてもよい。このような上層反射防止膜として、例えばヘキスト社製Aquatara等を挙げることができる。

【0081】次に、所望のパターンを有するマスクを通して露光光である可視光、紫外光などのエネルギービームをレジストに対して照射する。露光光を照射するための光源としては、水銀灯、XeF（波長=351nm）、XeCl（波長=308nm）、KrF（波長=248nm）、KrCl（波長=222nm）、ArF（波長=193nm）、F₂（波長=151nm）等のエキシマレーザを挙げることができる。なお、露光光としてはレーザに限らず、X線、或いは電子ビームを用いてもよい。

【0082】露光後のレジストは、テトラメチルアンモニウムヒドロキシド、コリン等の有機アルカリ水溶液、水酸化ナトリウム、水酸化カリウム等の無機アルカリ水溶液、キシレン、アセトン等の有機溶媒を用いて現像処理が施され、レジストパターン15aが形成される（図3（b））。

【0083】次に、レジストパターン15aをエッチングマスクとして用いて、シリコン膜14をエッチングする（図3（c））。エッチング装置としては、例えば、反応性プラズマエッチング方式、マグネトロン反応性

ラズマエッチング方式、電子ビームプラズマエッチング方式、TCPエッチング方式、ICPエッチング方式、或いはECRプラズマエッチング方式等のエッチング装置を使用することができる。

【0084】ソースガスとしては、SF₆、NF₃、F₂、CF₄、CF₃Cl、CF₂Cl₂、CF₃Br、CCl₄、C₂F₅Cl₂、C₂F₆、CHF₃、SiF₄、Br₂、I₂、SF₄、HBr、HI、Cl₂等のハロゲン系ガスの中の少なくとも1種、またはこれらのガス系にAr、N₂、H₂を添加したガス系を挙げることができる。

【0085】これらのソースガスをエッチャントとして用いることにより、レジストに対するシリコン膜14のエッチング選択比を高くとることができ、寸法制御性よくシリコン膜14のエッチングを行なうことができる。これは、これらのエッチャントがレジストに含まれる原子とは、揮発性生成物を生成する反応が起こりにくいものに対して、シリコン膜14に含まれるシリコンとは化学反応を起こし、揮発性生成物が生じ、揮発していくことによる。

【0086】特に、Cl₂またはHBrを含むソースガスを用いることが好ましく、これらのソースガスを用いることにより、シリコン膜を高選択比でエッチングすることができる。その結果、スピニングガラス、酸化シリコン膜、または窒化シリコン膜等の絶縁膜をエッチングする際に、エッチングマスクとして機能するのに必要な膜厚を有するシリコン膜14を、薄い膜厚のレジストパターン15aをマスクとして用いてエッチングすることができる。

【0087】以上の方法で形成したレジストパターン15aおよびシリコン膜パターン14aをエッチングマスクとして用いて、シリコン有機膜13と酸化シリコン膜12を一括してエッチングする（図4（a））。エッチング装置としては、例えば反応性プラズマエッチング方式、マグネトロン反応性プラズマエッチング方式、電子ビームプラズマエッチング方式、TCRエッチング方式、ICPエッチング方式、或いはECRプラズマエッチング方式等のエッチング装置を使用することができる。

【0088】ソースガスとしては、シリコン膜14に対してシリコン有機膜13及び酸化シリコン膜12のエッチング選択比がとれるものであれば特に限定されないが、例えばSF₆、NF₃、CF₄、C₄F₈、CHF₃、C₂F₆、C₃F₈等の弗素を含むガス系の中の少なくとも1種、またはこれらのガス系にAr、N₂、H₂、CO、O₂を添加したガス系を挙げることができる。

【0089】これらのソースガスを用いてエッチングを行うと、シリコン膜およびシリコン有機膜の表面には重合膜が堆積するが、絶縁膜の表面には堆積しにくく、絶

縁膜はシリコン膜および前記シリコン有機膜と比べてエッチングしやすくなる。

【0090】その結果、これらのソースガスをシリコン有機膜及び酸化シリコン膜のエッチングに用いることで、シリコン有機膜及び酸化シリコン膜の加工に必要な高い選択比を容易に得ることができ、寸法制御性よくシリコン有機膜及び酸化シリコン膜のエッチングを一括して行なうことができる。この時、レジスト又は、シリコン膜の表面で重合膜の堆積が顕著となり、エッチング形状が劣化する場合は、例えば、ソースガスにアルゴンを添加するか、又は酸素を添加することによって重合膜を除去することが好ましい。

【0091】以上、被加工膜が酸化シリコン膜の場合について説明したが、被加工膜が窒化シリコン膜、酸化窒化膜、スピノングラス膜の場合も、シリコン膜をエッチングマスクとして高い選択比でエッチングを行なうことができる。

【0092】次に、シリコン有機膜13を溶剤で剥離する。本発明で用いたシリコン有機膜は、シロキサン結合を含むため、シリコン有機膜が酸性を示す場合は、テトラメチルアンモニウムヒドロキシド、コリン等の有機アルカリ水溶液、水酸化カリウム等の無機アルカリ水溶液といったアルカリ溶液で溶解除去することができる。また、シリコン有機膜に対して高エネルギービームを照射して主鎖のSi-Si結合をシロキサン結合に変えて、フッ酸、パフアッ酸、またはアセトン、メタノール、エタノール、イソプロパノール等の極性溶媒で溶解除去してもよい。

【0093】その際、シリコン有機膜上にレジストパターン、或いはシリコン膜等が残っている場合でも、下層のシリコン有機膜が溶解除去されたため、同時に剥離することができる。

【0094】以上のように本発明の第3の態様によると、被加工膜が酸化シリコン、或いは窒化シリコンの場合、中間層と下層レジストからなるエッチングマスクに対する酸化シリコン膜（窒化シリコン膜）のエッチング選択比を高くとることが可能である。その結果、酸化シリコン膜（窒化シリコン膜）のエッチング途中でエッチングマスクが後退することなく、寸法制御性よく、酸化シリコン膜（窒化シリコン膜）のエッチングをすることが可能となる。

【0095】本発明の第4の態様に係る半導体装置の製造方法は、シリコン膜の代わりに、第1の態様において用いた、主鎖にSi-Si結合を有する化合物を含むシリコン有機膜（第2のシリコン有機膜）を用いるものである。この場合のレジストパターンをマスクとして用いて行われる第2のシリコン有機膜のエッチングは、第1～第3の態様と同様に行われる。

【0096】

【発明の実施の形態】

実施例1

上述の式2-2に示す平均分子量8000のポリシラン8gをアニソール92gに溶解して下層レジストの溶液材料を作成した。シリコンウェハー1上に成膜された膜厚300nmのタングステン膜2上に、下層レジストの溶液材料をスピコーティング法により塗布した後、80℃で90秒間ベーキングを行い、下層レジスト膜3を形成した。この時の下層レジスト3の膜厚は300nmである。続いて、下層レジスト膜3上に、中間層として膜厚200nmのアモルファスシリコン膜4をLPCVD法により成膜した。

【0097】次いで、中間層4上にシップレー社製ポジ型化学増幅型レジストAPEX-Eを塗布し、98℃で120秒間ベーキングを行ない、上層レジスト膜5を形成した（図1（a））。この時の上層レジスト膜5の膜厚は200nmである。次に、KrFエキシマレーザー光を光源とした縮小光学型ステッパーを用いてパターン露光を行い（露光量30mJ/cm²）、98℃で120秒間のベーキングを行った後、0.21規定のTMAH現像液で現像処理を行い、0.18μmのL/Sパターン5aを形成した（図1（b））。

【0098】レジストパターン5aの膜厚は180nmである。レジストパターン5を断面SEM観察したところ、図1（b）に示すように、良好な形状でパターン形成できていることが確認できた。

【0099】以上のように形成したレジストパターン5をエッチングマスクとして用い、マグネトロン型RIE装置により、中間膜4と下層レジスト3を一括してエッチングした（図1（c））。ソースガスとして流量20SCCMのCl₂を用い、励起電力300W、真空度30mTorrのエッチング条件でエッチングを行ったところ、レジストパターン5aが途中で削れてなくなることなく、中間層4と下層レジスト3を一括してエッチングすることができた。

【0100】レジストパターン5aの幅aと下層レジストパターン3aの幅bを断面SEMで測定することにより、中間層4と下層レジスト3のエッチングで生じた寸法変換差（＝下層レジスト3のパターン幅b－レジストパターン幅a）を求めたところ、10nmあることが分かった。また、エッチング終了後、残ったレジストパターン5aの膜厚は130nmである。

【0101】さらに、中間層パターン4aと下層レジストパターン3aをエッチングマスクとして用い、タングステン膜2のエッチングをマグネトロン型反応性イオンエッチング装置を用いて行った（図2（a））。ソースガスとして流量30SCCMのCCl₄、流量20SCCMのO₂を用い、励起電力350W、真空度15mTorrのエッチング条件でエッチングを行ったところ、中間層パターン4aと下層レジストパターン3aが途中で削れてなくなることなく、タングステン膜2のエッチ

ングを行なうことができた。この時のタングステン膜2は、垂直に異方性よくエッチングされており、エッチング前のレジストパターン5aの幅aと加工終了後のタングステン膜2aのパターン幅cを断面SEMで測定することにより、中間層4、下層レジスト3及び被加工膜2のエッチングで生じた寸法変換差（タングステン膜2aのパターン幅c－レジストパターン幅a）を求めたところ、15nmであり、許容範囲内（目標加工寸法180nmの10%以内）に収まっていることが分かった。

【0102】次に、乳酸エチルにウェハー基板1を180秒間浸透した後、純水でウェハー表面を洗浄し、タングステン膜2a上に付着したポリシランパターン3aを溶解除去した。その際、下地のポリシランパターン3aが溶解除去されたため、シリコンパターン4aとレジストパターン5aも同時に除去することができた（図2（b））。剥離後、タングステン膜2aの膜厚を測定したところ、300nmであり、タングステン膜2aの膜減りはなかったことが分かった。

【0103】また、タングステンの開口部の直下に位置するシリコンウェハー部分も溶解されておらず、レジストパターン、シリコンパターン、下層レジストパターンをタングステンおよびシリコンウェハーから選択的に剥離することができた。

【0104】比較例1

実施例1と同様、シリコンウェハー21上に成膜された膜厚300nmのタングステン膜22上に、分子量5000のノボラック樹脂10gを乳酸エチル90gに溶解した溶液材料を塗布し、220℃で180秒間ベーキングを行ない、下層レジスト膜23を作成した。ベーキング後の下層レジスト膜23の膜厚は300nmである。次いで、下層レジスト23上に中間層として膜厚200nmのSiO₂膜24をLPCVD法で成膜した（図5（a））。そして、実施例1と同様の方法でSiO₂膜24上にレジストパターン25aを形成した。レジストパターン25aを断面SEM観察したところ、図5（b）に示すように、良好な形状でパターンニングできていることが分かった。

【0105】以上のように形成したレジストパターン25aをエッチングマスクとして用いて、中間膜のエッチングを行った（図5（c））。エッチング装置としては、マグネトロン型RIE装置を用い、ソースガスとして流量20SCCMのCl₂を用い、励起電力300W、真真空度30mTorrのエッチング条件でエッチングを行った。レジストパターン幅gと中間層のパターン幅hを断面SEMで測定し、中間層のエッチングで生じた寸法変換差（中間層のパターン幅h－レジストパターン幅g）を求めたところ、15nmあることが分かった。

【0106】次いで、中間層パターン24aをエッチングマスクとして用いて、下層レジスト23のエッチング

を行なった（図6（a））。エッチング装置にはマグネトロン型RIE装置を用い、ソースガスとして流量20SCCMのO₂を用い、励起電力300W、真真空度30mTorrのエッチング条件で、エッチングを行なった。レジストパターン幅dと下層レジストのパターン幅eを断面SEMで測定し、中間層24と下層レジスト23のエッチングで生じた寸法変換差を求めたところ、25nmあることが分かった。

【0107】次に、中間層パターン24aと下層レジストパターン23aをエッチングマスクとして用いて、タングステン膜22のエッチングを、マグネトロン型反応性イオンエッチング装置を用いて行なった（図6（b））。

ソースガスとして流量30SCCMのCCl₄および流量20SCCMのO₂を用い、励起電力350W、真真空度15mTorrのエッチング条件でエッチングを行なったところ、中間層パターン24aと下層レジストパターン23aが途中で削れてなくなることなく、タングステン膜22のエッチングを行なうことができた。

【0108】レジストパターン25aのパターン幅dとタングステン膜のパターン幅fを断面SEMで測定し、中間層24、下層レジスト23及びタングステン膜22aのエッチングにより生じた寸法変換差（タングステン膜22aのパターン幅f－レジストパターン幅d）を求めたところ、35nmあり、許容範囲（目標加工寸法180nmの10%）を満たさないことが分かった。

【0109】最後に、下層レジストパターン23aを除去して、タングステンパターン22aを得ることができた（図6（c））。

【0110】実施例1と比較例1との比較から、本発明の方法により、3層レジスト法のエッチング工程を一回減らすことが可能となり、その結果、プロセスコストを減らすことができたばかりではなく、エッチング時に生じる寸法変換差を低減することができ、被加工膜を所望の寸法で加工することが可能となったことがわかる。

【0111】比較例2

図上記式2-2に示す平均分子量800のポリシラン8gをアニソール92gに溶解して下層レジストの溶液材料を作成した。実施例1で成膜したタングステン膜22上に下層レジストの溶液材料をスピンコーティング法により塗布した後、80℃で90秒間ベーキングを行った。この時の下層レジスト26の膜厚は300nmである。そして、実施例1と同様の方法で下層レジスト26上にレジストパターン27を形成した。

【0112】レジストパターン27の断面形状をSEM観察したところ、図7に示すように、レジスト残りが生じていることが分かった。これは、シリコン有機膜とレジストが反応したためである。このように、シリコン有機膜とレジストは反応を起こし、正常なレジストプロファイルが得られない場合があるが、シリコン膜をシリコ

ン有機膜とレジストとの間に介在させることで、レジストとシリコン有機膜との反応を防ぐことができ、良好なレジストプロファイルを得ることが出来る。

【0113】実施例2

上記式1-1に示す平均分子量8000のポリシラン8gをトルエン92gに溶解して下層レジストの溶液材料を作成した。シリコンウェハー1上に成膜された膜厚500nmのTEOS酸化膜2上に下層レジストの溶液材料をスピニング法により塗布した後、80℃で90秒間ベーキングを行った。この時の下層レジスト3の膜厚は100nmである。続いて、下層レジスト3上に中間層4として膜厚100nmのポリシリコンをLPCVD法で成膜した。そして、中間層4上に東京応化工業社製ネガ型化学増幅型レジストTDUR-N009を塗布し、98℃で120秒間ベーキングを行なった(図1(a))。この時のレジスト5の膜厚は150nmである。

【0114】次に、KrFエキシマレーザー光を光源とした縮小光学型ステッパーを用いてパターン露光を行い(露光量30mJ/cm²)、98℃で120秒間のベーキングを行った後、0.27規定のTMAH現像液で現像処理を行い、0.18μmL/Sのレジストパターン5aを形成した。レジストパターン5aの膜厚は130nmである。レジストパターン5aを断面SEM観察したところ、図1(b)に示すように良好な形状でパターン形成できていることが確認できた。

【0115】以上のように形成したレジストパターンをエッチングマスクとして用いて、マグネトロン型RIE装置により、中間膜4と下層レジスト3のエッチングを行った(図1(c))。ソースガスとして流量20SCCMのHBrを用い、励起電力300W、真空度30mTorrのエッチング条件でエッチングを行ったところ、レジストパターン5aが途中で削れてなくなることなく、中間層4と下層レジスト3を一括してエッチングすることができた(図1(c))。

【0116】図1(c)に示すように、中間層パターン4aと下層レジストパターン3aの加工形状は、垂直に異方性よくエッチングされており、レジストパターン幅aと下層レジストパターン4aのパターン幅bを断面SEMで測定することによって、中間層4及び下層レジスト3のエッチングで生じた寸法変換差を求めたところ、10nmあることが分かった。また、エッチング終了後、残ったレジストの膜厚は100nmである。

【0117】さらに、中間層パターン4aと下層レジストパターン3aをエッチングマスクとして用い、マグネトロン型反応性イオンエッチング装置により、TEOS酸化膜のエッチングを行った(図2(a))。ソースガスとして流量30SCCMのC₄F₈、流量30SCCMのCO、流量160SCCMのArを用い、励起電力350W、真空度15mTorrのエッチング条件でエ

ッチングを行ったところ、中間層パターン4aと下層レジストパターン3aが途中で削れてなくなることなく、TEOS酸化膜2のエッチングを行なうことができた。この時のTEOS酸化膜2は、垂直に異方性よくエッチングされており、レジストパターン幅aと加工されたTEOS酸化膜2aのパターン幅cを断面SEMで測定することによって、中間層4、下層レジスト3及びTEOS酸化膜2のエッチングで生じた寸法変換差を求めたところ、15nmあり、許容範囲内(目標加工寸法180nmの10%以内)を満たしていることが分かった。

【0118】次に、アニソールに180秒間浸透した後、純水でウェハー1の表面を洗浄し、TEOS酸化膜パターン2a上の下層レジストパターン3aを溶解除去した。その際、シリコン膜4とレジストパターン5aも下地である下層レジストパターン3aが溶解除去されたため、同時に除去された(図2(b))。下層レジストパターン3aの剥離後、TEOS酸化膜パターン2aの膜厚を測定したところ、500nmあり、TEOS酸化膜パターン2aは溶解されず、膜減りしていないことが分かった。

【0119】また、TEOS酸化膜パターン2aの開口部の直下に位置するシリコンウェハー部分も溶解されておらず、レジストパターン、シリコンパターン、下層レジストパターンをTEOS酸化膜パターンおよびシリコンウェハーと選択的に剥離することができた。

【0120】比較例3

シリコン基板31上に、実施例3と同様の方法で作成したTEOS酸化膜32上に、LPCVD法により膜厚200nmのポリシリコン膜33を形成した。次に、実施例1と同様の方法でポリシリコン膜33上にレジスト34を塗布し(図8(a))、次いで0.18μmL/Sのレジストパターン34aを形成した(図8(b))。更に、レジストパターン34aをエッチングマスクとして用いて、ポリシリコン膜33のエッチングをマグネトロン型反応性イオンエッチング装置を用いて行なった(図9(a))。

【0121】即ち、ソースガスとして流量30SCCMのHBrを用い、励起電力500W、真空度40mTorrのエッチング条件でエッチングを行なったところ、レジストパターン34aがエッチング途中で削れてなくなることなく、ポリシリコン膜33をエッチングすることができた。

【0122】続いて、パターンニングされたポリシリコン膜33aをマスクとして用い、マグネトロン型エッチング装置によりTEOS酸化膜32をエッチングした。ソースガスとして流量20SCCMのC₄F₈、および流量40SCCMのArを用い、励起電力200W、真空度40mTorrのエッチング条件でエッチングを行なったところ、ポリシリコン膜33aはエッチング途中で削れてなくなることなく、TEOS酸化膜32を加工

し、TEOS酸化膜パターン32aを形成することができた(図9(b))。

【0123】次に、エッチングマスクとして用いたポリシリコン膜33aの剥離を、ケミカルドライエッチング装置を用いて行なった。ソースガスとして流量30SCCMのHBrを用い、励起電力400W、真空度30mTorrのエッチング条件でエッチングを行なったところ、ポリシリコン膜33aを剥離することができた(図9(c))。

【0124】しかしながら、TEOS酸化膜パターン32aの開口部の直下に位置するシリコンウェハの部分Aもエッチングされていることが分かった。このように、ポリシリコン膜33aをエッチングマスクとして用いると、剥離の際に下地膜のエッチングすべきではない部分までエッチングされてしまうという問題が生じることが分かる。

【0125】実施例3

上述の式2-5に示す、平均分子量8000のポリシラン8gをキシレン92gに溶解して下層レジストの溶液材料を作成した。シリコンウェハ1上で成膜された膜厚500nmのSiN膜2上に、下層レジストの溶液材料をスピンコーティング法により塗布した後、80℃で90秒間ベーキングを行った。この時の下層レジスト3の膜厚は200nmである。続いて、下層レジスト3上に中間層4として膜厚100nmのリンドープポリシリコンをLPCVD法で成膜した。続いて、中間層4上にシップレー社製ネガ型化学増幅型レジストXP89131を塗布し、98℃で120秒間ベーキングを行なった(図1(a))。この時のレジスト5の膜厚は150nmである。

【0126】次に、KrFエキシマレーザー光を光源とした縮小光学型ステッパーを用いてパターン露光を行い(露光量30mJ/cm²)、98℃で120秒間のベーキングを行った後、0.27規定のTMAH現像処理を行い、0.18μmL/Sのレジストパターン5aを形成した。レジストパターン5aの膜厚は130nmである。レジストパターン5aを断面SEM観察したところ、図1(b)に示すように良好な形状でパターン形成できていることが確認できた。

【0127】以上のように形成したレジストパターン5aをエッチングマスクとして用い、マグネトロン型RIE装置により中間膜4と下層レジスト3を一括してエッチングした(図1(c))。ソースガスとして流量420SCCMのCF₄を用い、励起電力300W、真空度30mTorrのエッチング条件でエッチングを行ったところ、レジストパターン5aが途中で削れてなくなることなく、中間層4と下層レジスト3を一括してエッチングすることができた(図1(c))。

【0128】図1(c)に示すように、中間層パターン4aと下層レジストパターン3aの加工形状は垂直に異

方性よくエッチングされており、レジストパターン幅aと下層レジストパターン3aのパターン幅bを断面SEMで測定し、中間層4及び下層レジスト3のエッチングで生じた寸法変換差を求めたところ、断面SEMで観察できる測定限界(5nm)以下だった。また、エッチング終了後、残ったレジストパターン5aの膜厚は100nmである。

【0129】さらに、中間層パターン4aと下層レジストパターン3aをエッチングマスクとして用い、SiN膜2のエッチングをマグネトロン型反応性イオンエッチング装置を用いて行った(図2(a))。ソースガスとして流量30SCCMのCHF₃、流量80SCCMのCO、流量80SCCMのAr、および流量5SCCMのO₂を用い、励起電力350W、真空度3mTorrのエッチング条件でエッチングを行ったところ、中間層パターン4と下層レジストパターン3が途中で削れなくなることなく、SiN膜2のエッチングを行なうことができた。

【0130】この時のSiN膜2は垂直に異方性よくエッチングされており、エッチング前のレジストパターン幅aと加工終了後のSiN膜パターン2aのパターン幅cを断面SEMで測定し、中間層4、下層レジスト3及びSiN膜2のエッチングにより生じた寸法変換差を求めたところ、断面SEMで観察できる測定限界(5nm)以下であり、許容範囲内(目標加工寸法180nmの10%以内)に収まっていることが分かった。

【0131】次に、ウェハ基板1を180℃で180秒間ベーキングし、赤外吸収スペクトルを測定したところ、1100cm⁻¹付近でシロキサン結合による吸収が観測された。これは、ベークによりポリシラン中のSi-Si結合が酸化されたためである。続いて、フッ酸にウェハ基板1を120秒間浸漬させた後、純水でウェハを洗浄し、シリコン有機膜3を溶解除去した。その際、シリコン有機膜3上のポリシリコン膜4も同時にSiN膜、ウェハ基板を溶解することなく選択的に剥離することができた。

【0132】実施例4

シリコンウェハ11上に成膜がなされた膜厚300nmのTEOS酸化膜12上に、下層レジスト13として東レダウコーニング社製のスピンオングラス(商品名FOX)をスピンコーティング法で塗布した後、空気中で200℃で120秒間ベーキングを行った。この時のスピンオングラスの膜厚は100nmである。続いて、スピンオングラス13上に中間層として膜厚300nmのアモルファスシリコン膜14をスパッター法で成膜した。そして、アモルファスシリコン膜14上に東京応化工業社製ポジ型化学増幅型レジストTDUR-P007を塗布し、98℃で120秒間ベーキングを行なった(図3(a))。この時のレジストの膜厚は200nmである。

【0133】次に、KrFエキシマレーザー光を光源とした縮小光学型ステッパーを用いてパターン露光を行い（露光量 $30\text{mJ}/\text{cm}^2$ ）、 98°C で120秒間のベーキングを行った後、0.21規定のTMAH現像液で現像処理を行い、 $0.18\mu\text{mL}/\text{S}$ のレジストパターン15aを形成した（図3（b））。このレジストパターン15aの膜厚は170nmである。レジストパターン15aを断面SEM観察したところ、図3（b）に示すように、良好な形状でパターンが形成されていることが確認できた。

【0134】以上のように形成したレジストパターン15aをエッチングマスクとして用い、マグネトロン型RIE装置によりアモルファスシリコン膜14をエッチングした（図3（c））。即ち、ソースガスとして流量20SCCMの Cl_2 を用い、励起電力300W、真空度30mTorrのエッチング条件でエッチングを行ったところ、レジストパターン15aが途中で削れてなくなることなく、エッチングすることができた。

【0135】なお、エッチング終了後、残ったレジストパターン15aの膜厚は100nmである。エッチング前のレジストパターン15aの幅dとアモルファスシリコンパターン14aの幅eを断面SEMで測定することにより、アモルファスシリコンのエッチングで生じた寸法変換差（アモルファスシリコンのパターン幅e-レジストパターン幅d）を求めたところ、5nmあることが分った。

【0136】さらに、アモルファスシリコンパターン14aをエッチングマスクとしてとして用いて、マグネトロン型RIE装置により、スピニングガラス膜13とTEOS酸化膜12を一括してエッチングした（図4（a））。ソースガスとして流量30SCCMの C_4F_8 、流量20SCCMの Ar を用い、励起電力350W、真空度15mTorrのエッチング条件でエッチングを行ったところ、アモルファスシリコンパターン14aが途中で削れてなくなることなく、エッチングを行なうことができた。

【0137】エッチング前のレジストパターン15aの幅dと加工終了後のTEOS酸化膜パターン12aのパターン幅fを断面SEMで測定することにより、アモルファスシリコン膜14、スピニングガラス膜13及びTEOS酸化膜12のエッチングで生じた寸法変換差（TEOS酸化膜パターン12aのパターン幅f-レジストパターン15aの幅d）を求めたところ、10nmで許容範囲内（目標加工寸法180nmの10%以内）にあることが分った。

【0138】次に、0.27規定のTMAH現像液にウェハー基板11を120秒間浸漬した後、純水でウェハー11の表面を洗浄し、スピニングガラス膜パターン13aを溶解除去した。その際、シリコン膜14とレジストパターン15aも下地のスピニングガラス膜パターン

13aが除去されたため、同時に除去することができた（図4（b））。剥離後、TEOS酸化膜パターン12aの膜厚を測定したところ、300nmであり、TEOS酸化膜パターン12aは溶解していないことが分った。

【0139】また、TEOS酸化膜パターン12aの開孔部の直下に位置するシリコンウエハー部分も溶解されておらず、レジストパターン、シリコン膜、下層レジストをTEOS酸化膜およびシリコンウエハーと選択的に剥離することができた。

【0140】比較例4

シリコンウエハー41上に、実施例4と同様の方法で作成したTEOS酸化膜42上に、分子量5000のノボラック樹脂10gを乳酸エチル90gに溶解した溶液材料を塗布し、 220°C で180秒間ベーキングを行ない、下層レジスト膜43を作成した。ベーキング後の下層レジスト膜43の膜厚は300nmである。

【0141】次に、下層レジスト43上に中間層として膜厚200nmの SiO_2 膜44をLPCVD法で成膜した。そして、実施例4と同様の方法で、 SiO_2 膜44上にレジスト膜45を形成し（図10（a））、これをパターンニングしてレジストパターン45aを形成した（図10（b））。このレジストパターン45aを断面SEM観察したところ、図10（b）に示すように、良好な形状でパターンニングできていることが分った。

【0142】以上のように形成したレジストパターン45aをマスクとして用いて、中間膜44のエッチングを行った（図10（c））。エッチング装置にはマグネトロン型RIE装置を用い、ソースガスとして流量20SCCMの C_4F_8 、流量100SCCMの CO 、流量200SCCMの Ar を用い、励起電力300W、真空度30mTorrのエッチング条件でエッチングを行った。レジストパターン幅jと中間層パターン44aのパターン幅kを断面SEMで測定し、中間層44のエッチングで生じた寸法変換差（中間層パターンのパターン幅k-レジストパターン幅j）を求めたところ、15nmあることが分った。

【0143】次に、中間層パターン44aをマスクとして用いて下層レジスト43のエッチングを行なった。エッチング装置としてはマグネトロン型RIE装置を用い、ソースガスとして流量20SCCMの O_2 を用い、励起電力300W、真空度30mTorrのエッチング条件でエッチングを行った。レジストパターン幅jと下層レジストパターン43aのパターン幅lを断面SEMで測定し、中間層と下層レジストのエッチングで生じた寸法変換差（下層レジストのパターン幅l-レジストパターン幅j）を求めたところ、20nmあることが分った。

【0144】更に、中間層パターン44aと下層レジストパターン43aをマスクとして用いて、TEOS酸化

膜42のエッチングを、マグネトロン型反応性イオンエッチング装置により行った(図11(a))。ソースガスとして流量30SCCMの C_4F_8 、流量20SCCMのCOおよび流量100SCCMのArを用い、励起電力350W、真空度15mTorrのエッチング条件でエッチングを行ったところ、中間層パターン44aと下層レジストパターン43aが途中で削れてなくなることなく、TEOS酸化膜42のエッチングを行なうことができた。

【0145】レジストパターン45aのパターン幅jとTEOS酸化膜パターン42aのパターン幅mを断面SEMで測定し、中間層44、下層レジスト43及びTEOS酸化膜42のエッチングにより生じた寸法変換差(TEOS酸化膜42のパターン幅m-レジストパターン幅j)を求めたところ、35nmあり、許容範囲(目標加工寸法180nmの10%以内)に収まらないことが分かった。

【0146】以上のように、本比較例の方法では、本発明の方法よりもエッチング工程が1回多く、即ち、発明の方法により3層レジスト法のエッチング工程を一回減らすことが可能となったが分かる。その結果、プロセスコストを減らすことができたばかりでなく、エッチング時に生じる寸法変換差を低減することができ、被加工膜を所望の寸法で加工することが可能となった。

【0147】比較例5

実施例4と同様にして、シリコンウェハー51上に作成したTEOS酸化膜52上に、LPCVD法で膜厚200nmのポリシリコン膜53を形成した。次に、実施例4との同様の方法でポリシリコン膜上にレジスト54を塗布し(図12(a))、0.18 μ mL/Sのレジストパターン54aを形成した(図12(b))。

【0148】更に、レジストパターン54aをエッチングマスクとして用いて、ポリシリコン膜53のエッチングを、マグネトロン型反応性イオンエッチング装置を用いて行なった。ソースガスとして流量30SCCMのHBrを用い、励起電力500W、真空度40mTorrのエッチング条件でエッチングを行なったところ、レジストパターン54がエッチング途中で削れてなくなることなく、ポリシリコン膜53をエッチングすることができた(図12(c))。

【0149】続いて、パターンニングされたポリシリコンパターン53aをエッチングマスクとして用いて、TEOS酸化膜52をマグネトロン型エッチング装置を用いてエッチングした。ソースガスとして流量20SCCMの C_4F_8 、および流量40SCCMのArを用い、励起電力200W、真空度40mTorrのエッチング条件でエッチングを行なったところ、ポリシリコンパターン53aがエッチング途中で削れてなくなることなく、TEOS酸化膜パターン52aを形成することができた(図13(a))。

【0150】次に、エッチングマスクとして用いたポリシリコンパターン53aの剥離をケミカルドライエッチング装置を用いて行なった。ソースガスとして流量30SCCMのHBrを用い、励起電力400W、真空度30mTorrのエッチング条件でエッチングを行なったところ、ポリシリコンパターン53aを剥離することができた(図13(b))。しかし、シリコンウェハー51の露出する部分Aもエッチングされていることが分かった。

【0151】このように、ポリシリコンパターン53aのみをエッチングマスクとして用いると、剥離の際に下地膜のエッチングすべきではない部分までエッチングされてしまうという問題が生じることが分かる。

【0152】実施例5

シリコンウェハー11上に成膜がなされた膜厚300nmのTEOS酸化膜12上に、下層レジスト13として東レダウコーニング社製のSiO₂膜12上に、下層レジスト13として東レダウコーニング社製のスピノングラス(商品名FOX)をスピノコーティング法で塗布した後、酸素濃度30ppmの窒素雰囲気下で350℃で120秒間ベーキングを行った。この時のスピノングラスの膜厚は100nmである。続いて、スピノングラス13上に中間層として膜厚300nmのポリシラン膜14を成膜した。ポリシラン膜14は、化学式2-13に示す平均分子量30,000のポリシラン5gをアニソール95gに溶解して作成した溶液をスピノコーティング法により塗布した後、160℃で120秒間ベーキングを行うことにより成膜した。

【0153】そして、ポリシラン膜14上にシップレー社製ポジ型化学増幅型レジストAPEX-Eを塗布し、98℃で120秒間ベーキングを行なった(図3(a))。この時のレジストの膜厚は200nmである。

【0154】次に、KrFエキシマレーザー光を光源とした縮小光学型ステッパーを用いてパターン露光を行い(露光量24mJ/cm²)、98℃で120秒間のベーキングを行った後、0.21規定のTMAH現像液で現像処理を行い、0.18 μ mL/Sパターン15aを形成した(図3(b))。レジストパターン15aの断面を観察したところ、図3(b)に示すように、良好な形状でパターンが形成されていることが確認できた。

【0155】以上のように形成したレジストパターン15aをエッチングマスクとして用い、マグネトロン型RIE装置によりシリコン有機膜14をエッチングした(図3(c))。即ち、ソースガスとして流量100SCCMのCl₂を用い、励起電力300W、真空度30mTorrのエッチング条件でエッチングを行ったところ、レジストパターン15aが途中で削れてなくなることなく、エッチングすることができた。

【0156】なお、エッチング終了後、残ったレジストパターン15aの膜厚は90nmである。エッチング前のレジストパターン15aのパターン幅dとポリシランパターン14aのパターン幅eを断面SEMで測定することにより、有機シリコン膜のエッチングで生じた寸法変換差（ポリシランパターンのパターン幅e-レジストパターンのパターン幅d）を求めたところ、7nmあることが分った。

【0157】さらに、ポリシランパターン14aをエッチングマスクとしてとして用いて、マグネトロン型RIE装置により、スピノングラス膜13とSiO₂膜12を一括してエッチングした（図4(a)）。ソースガスとして流量10SCCMのC₄F₈、流量100SCCMのCO、流量200SCCMのArを用い、励起電力800W、真空度60mTorrのエッチング条件でエッチングを行ったところ、ポリシランパターン14aが途中で削れてなくなることなく、エッチングを行なうことができた。

【0158】エッチング前のレジストパターン幅dと加工終了後のSiO₂膜パターン12aのパターン幅fを断面SEMで測定することにより、ポリシラン膜14、スピノングラス膜13、およびSiO₂膜12のエッチングで生じた寸法変換差（SiO₂膜パターン12aのパターン幅f-レジストパターン15aのパターン幅d）を求めたところ、12nmで許容範囲内（目標加工寸法0.18μmの10%以内）にあることが分った。

【0159】次に、0.27規定のTMAH現像液にウエハー基板11を120秒間浸漬した後、純水でウエハー11の表面を洗浄し、スピノングラス膜パターン13aを溶解除去した。その際、ポリシランパターン14aとレジストパターン15aも下地のスピノングラス膜パターン13aが除去されたため、同時に除去することができた（図4(b)）。剥離後、SiO₂膜パターン12aの膜厚を測定したところ、300nmであり、SiO₂膜パターン12aは溶解していないことが分った。

【0160】また、SiO₂膜パターンの開口部の直下に位置するシリコンウエハー部分も溶解されておらず、レジストパターン、ポリシランパターン、スピノングラス膜パターンを、SiO₂膜パターンおよびシリコンウエハーと選択的に剥離することができた。

【0161】実施例6

本実施例では、実施例2において、パターン露光を電子ビームで行った場合について説明する。まず実施例2と同様にして、シリコンウエハー1上にTEOS酸化膜2、下層レジスト3、ポリシリコン4、およびレジスト5を順次形成した。次いで、電子ビーム描画装置（JBX-5DII、JEOL社製）を用い、加速電圧50keV、ドーズ量10μC/cm²で描画を行った。次に、実施例1と同様にして露光後の加熱、現像処理を行

ったところ、図1(b)に示すように、良好な形状で0.18μmラインアンドスペースパターン5aが形成できていることが分かった。

【0162】その後、実施例2と同様にしてTEOS酸化膜2を加工した後、下層レジストパターン3aをアニソールで溶解除去することによって、レジストパターン5a、ポリシリコンパターン4aおよび下層レジストパターン3aを、TEOS酸化膜パターン2aおよびシリコンウエハー1に対し選択的に剥離した。

【0163】このように、本発明では、パターン露光を、紫外光のみならず電子ビームを用いて行うことも可能である。レジスト直下が導電性のあるシリコン膜からなるため、描画中にチャージアップが生ずることなく、位置ずれのないレジストパターンを得ることができる。

【0164】実施例7

本実施例では、実施例4において、パターン露光を電子ビームで行った場合について説明する。まず実施例2と同様にして、シリコンウエハー上にTEOS酸化膜、下層レジスト、ポリシリコン、およびレジストを順次形成した。次いで、電子ビーム描画装置（JBX-5DII、JEOL社製）を用い、加速電圧50keV、ドーズ量10μC/cm²で描画を行った。次に、実施例1と同様にして露光後の加熱、現像処理を行ったところ、図1(b)に示すように、良好な形状で0.18μmラインアンドスペースパターンが形成できていることが分かった。

【0165】その後、実施例2と同様にしてTEOS酸化膜を加工した後、下層レジストをアニソールで溶解除去することによって、レジストパターン、ポリシリコンおよび下層レジストを、TEOS酸化膜およびシリコンウエハーに対し選択的に剥離した。

【0166】このように、本発明では、パターン露光を、紫外光のみならず電子ビームを用いて行うことも可能である。レジスト直下が導電性のあるシリコン膜からなるため、描画中にチャージアップが生ずることなく、位置ずれのないレジストパターンを得ることができる。

【0167】実施例8

上記化学式1-1、1-13、2-1、および2-12を溶媒であるアニソール、キシレン、トルエン、クメンにそれぞれ溶解し、16種類のポリシラン溶液を調製した。配合量はいずれの溶液でもポリシラン8g、溶媒92gとした。次いで、溶液を紫外光から遮断する遮光瓶に入れ、室温で一ヶ月間保存した。そして、それぞれの溶液をシリコンウエハー上に塗布し、80℃で60秒間ベーキングを行って溶媒を気化させ、シリコン有機膜を成膜した。

【0168】次に、赤外分光法でそれぞれの膜についてシロキサン結合の生成量を調べた。シロキサン結合による吸収強度をSi-フェニル結合による吸収強度で規格化して求めたシロキサン結合の生成量（＝シロキサン結

合よる吸収ピークの面積／Si—フェニル結合による吸収ピークの面積)を下記表1に示す。

【0169】

【表1】

	式1-1	式1-13	式2-1	式2-12
アニソール	0.08	0.07	0.21	0.18
トルエン	0.04	0.08	0.18	0.19
キシレン	0.07	0.08	0.20	0.18
クメン	0.08	0.08	0.23	0.19
シクロヘキサノン	0.90	1.00	1.40	1.35

【0170】続いて、実施例1と同様の方法で成膜したレジストとシリコン有機膜とのエッチング選択比を調べた結果を下記表2に示す。エッチング条件は、実施例1でレジストパターンをエッチングマスクとしてシリコン有機膜をエッチングした場合と同様の条件とした。また、エッチングレートの測定はベタ膜で行った。レジス

トのエッチングレートは、75nm/分である。なお、エッチング選択比は、(シリコン有機膜のエッチングレート)／(レジストのエッチングレート)で定義した。

【0171】

【表2】

	式1-1	式1-6	式2-1	式2-10
アニソール	4.2	3.9	5.2	5.1
トルエン	4.2	3.8	5.1	5.1
キシレン	4.1	3.9	4.9	4.9
クメン	4.1	3.9	5.3	5.1
シクロヘキサノン	1.2	1.3	1.1	1.1

【0172】上記表2から、酸化を抑えたシリコン有機膜を成膜することができたため、レジストと高いエッチング選択比がとれていることが分かる。

【0173】比較例6

実施例4の4種類のポリシランをシクロヘキサノンに溶解して、4種類の溶液材料を作成した。配合量はいずれの溶液でもポリシラン8g、シクロヘキサノン92gとした。そして、実施例8と同様にして酸化の進行状態、およびレジストとのエッチング選択比を調べた。

【0174】上記表1から、シクロヘキサノン溶媒を用いて調製した溶液で作成した膜では酸化が進んでおり、溶液保存中にポリシランの酸化が進んでいることがわかる。これは、シクロヘキサノンが他の化合物と反応し易い不飽和結合をもっているためと思われる。また、上記表2から、シリコン有機膜の酸化が進んでいるために、レジストとのエッチング選択比が低下していることが分かる。

【0175】本比較例と実施例との比較から、不飽和結合を含まない溶媒を用いることにより、貯蔵安定性が増加し、酸化の進行を抑えたシリコン有機膜を抑えることができることがわかる。その結果、レジストとのエッチング選択比を高く維持することが可能となり、レジストの膜厚を薄くすることができる。

【0176】

【発明の効果】以上詳述したように、本発明の第1および第2の態様によれば、3層レジスト法において、レジ

ストパターンをマスクとして用いて中間層と下層レジストを一括してエッチングすることにより、被加工膜の加工までに必要なエッチング工程数を減らし、かつエッチング時に生じる寸法変化差を低減し、寸法制御性よく被加工膜を加工することが可能である。また、本発明の第3および第4の態様によれば、3層レジスト法において、中間層をマスクとして用いて下層レジストおよび被加工膜を一括してエッチングすることにより、被加工膜の加工までに必要なエッチング工程数を減らし、かつエッチング時に生じる寸法変化差を低減し、寸法制御性よく被加工膜を加工することが可能である。

【図面の簡単な説明】

【図1】本発明の第1および第2の態様に係る半導体装置の製造方法を工程順に示す断面図。

【図2】本発明の第1および第2の態様に係る半導体装置の製造方法を工程順に示す断面図。

【図3】本発明の第3および第4の態様に係る半導体装置の製造方法を工程順に示す断面図。

【図4】本発明の第3および第4の態様に係る半導体装置の製造方法を工程順に示す断面図。

【図5】比較例1に係る半導体装置の製造方法を工程順に示す断面図。

【図6】比較例1に係る半導体装置の製造方法を工程順に示す断面図。

【図7】比較例2におけるレジストパターンの断面形状をSEM観察した結果を示す断面図。

41

【図8】比較例3に係る半導体装置の製造方法を工程順に示す断面図。

【図9】比較例3に係る半導体装置の製造方法を工程順に示す断面図。

【図10】比較例4に係る半導体装置の製造方法を工程順に示す断面図。

【図11】比較例4に係る半導体装置の製造方法を工程順に示す断面図。

【図12】比較例5に係る半導体装置の製造方法を工程順に示す断面図。

【図13】比較例5に係る半導体装置の製造方法を工程順に示す断面図。

【符号の説明】

1, 11, 21, 31, 41, 51…シリコン基板

2, 22…タングステン膜

2a, 22a…タングステンパターン

3, 23, 26, 43…下層レジスト膜

42

3a, 23a, 26a, 43a…下層レジストパターン

4, 14…アモルファスシリコン膜

4a, 14a…アモルファスシリコンパターン

5, 25, 45…上層レジスト膜

5a, 25a, 45a…上層レジスト膜パターン

24, 44…SiO₂膜

24a, 44a…SiO₂膜パターン

15, 27, 34, 54…レジスト

15a, 27a, 34a, 54a…レジストパターン

10 12, 32, 42, 52…TEOS酸化膜

12a, 32a, 42a, 52a…TEOS酸化膜パターン

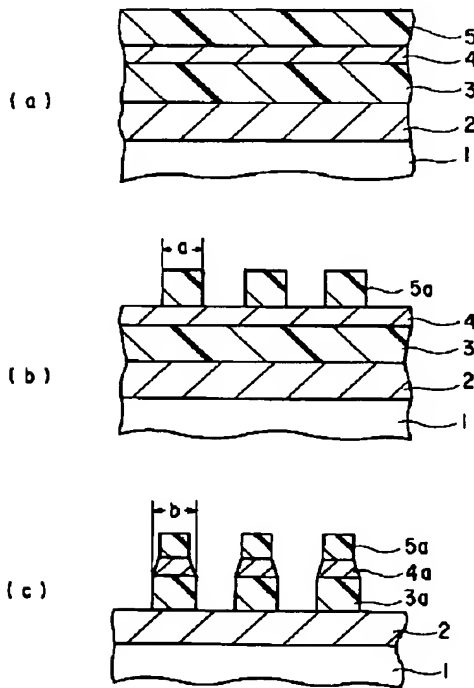
13…スピノングラス

13a…スピノングラスパターン

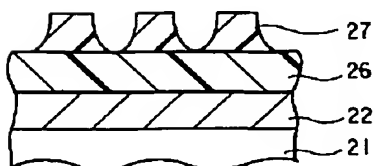
33, 53…ポリシリコン膜

33a, 53a…ポリシリコンパターン

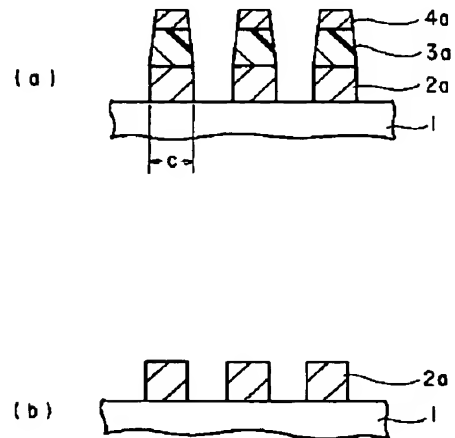
【図1】



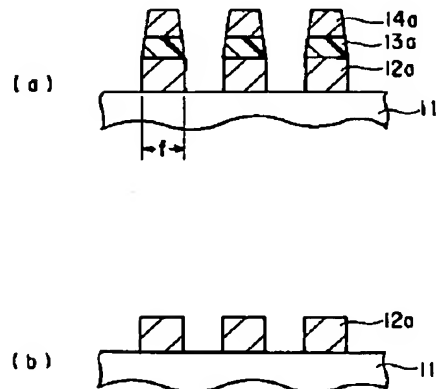
【図7】



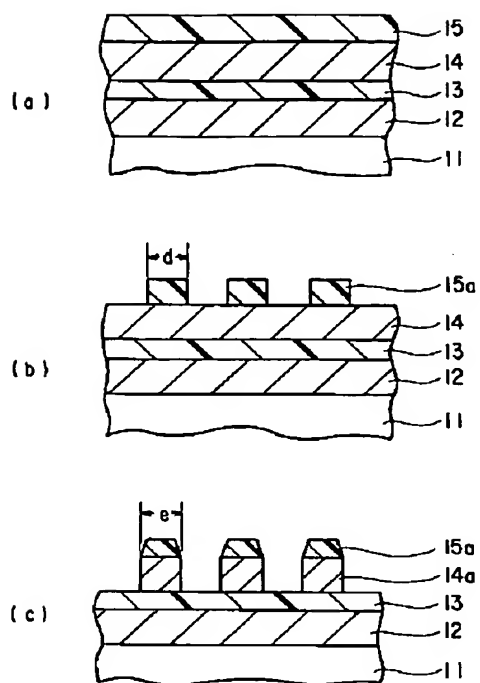
【図2】



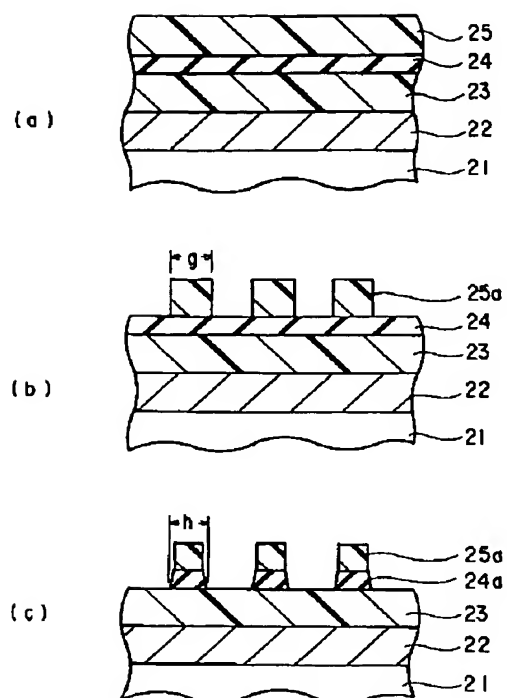
【図4】



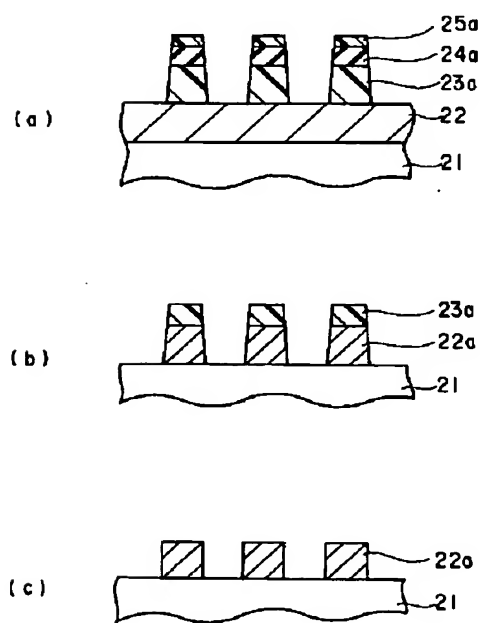
【図3】



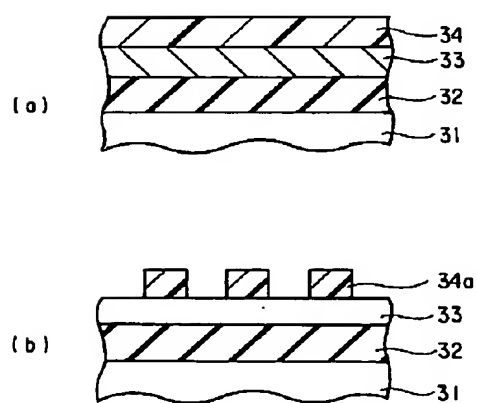
【図5】



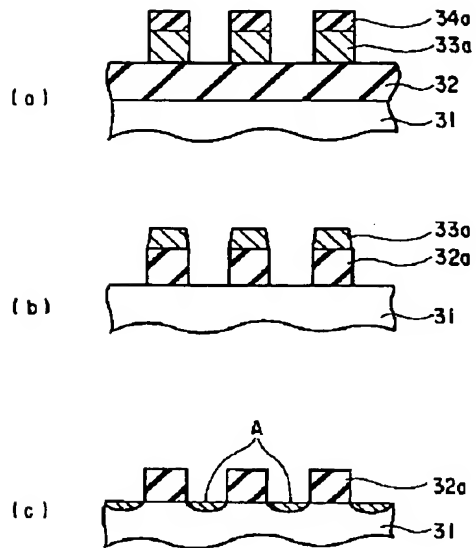
【図6】



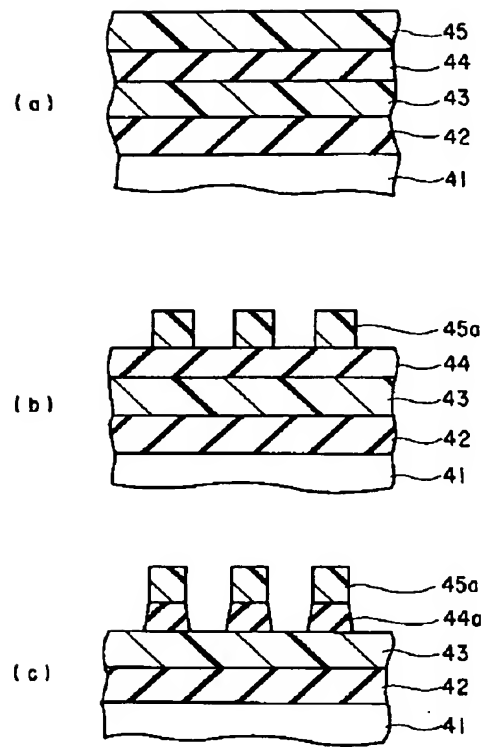
【図8】



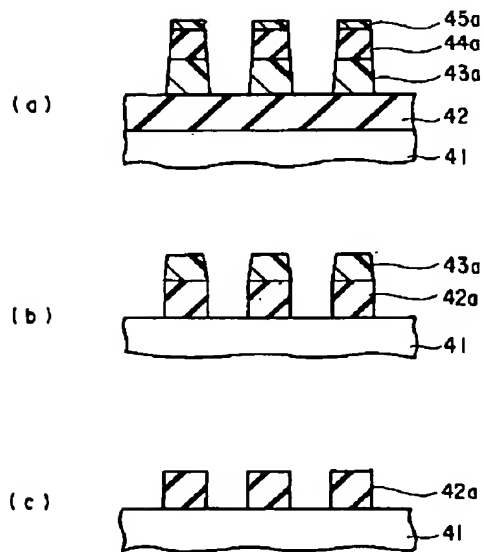
【図9】



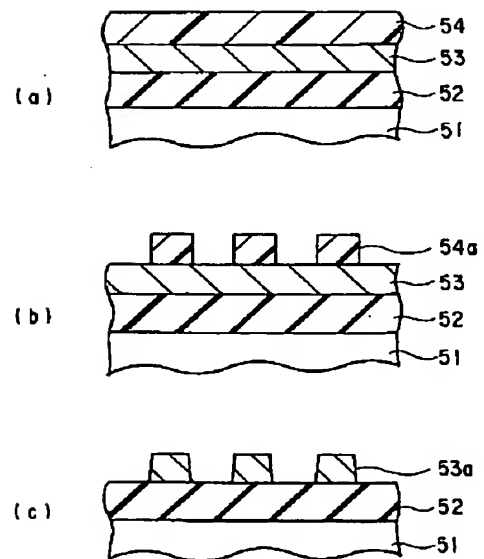
【図10】



【図11】



【図12】



【図13】

